

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants: Makoto SHIOMI et al. Conf: Unknown
Application No.: New Application Group: Unknown
Filed: October 7, 2003 Examiner: Unknown
For: METHOD OF DRIVING A DISPLAY, DISPLAY, AND
COMPUTER PROGRAM FOR THE SAME

PRIORITY LETTER

October 7, 2003

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sirs:


Pursuant to the provisions of 35 U.S.C. 119, enclosed is/are a certified copy of the following priority document(s).

<u>Application No.</u>	<u>Date Filed</u>	<u>Country</u>
2002-294172	October 7, 2002	JAPAN

In support of Applicant's priority claim, please enter this document into the file.

Respectfully submitted,

HARNESS, DICKEY, & PIERCE, P.L.C.

By 
Donald J. Daley Reg. No. 34,313
P.O. Box 8910
Reston, Virginia 20195
(703) 668-8000

DJD:jj

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年10月 7日

出 願 番 号
Application Number:

特願2002-294172

[ST.10/C]:

[JP2002-294172]

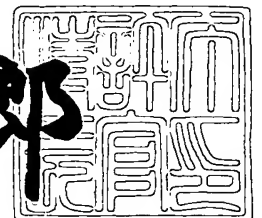
出 願 人
Applicant(s):

シャープ株式会社

2003年 6月 3日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3043120

【書類名】 特許願

【整理番号】 02J03103

【提出日】 平成14年10月 7日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/20 621
G09G 3/36
G09F 9/35 305

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 塩見 誠

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 富沢 一成

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 宮地 弘一

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 繁田 光浩

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【選任した代理人】

【識別番号】 100113701

【弁理士】

【氏名又は名称】 木島 隆一

【選任した代理人】

【識別番号】 100115026

【弁理士】

【氏名又は名称】 圓谷 徹

【選任した代理人】

【識別番号】 100116241

【弁理士】

【氏名又は名称】 金子 一郎

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置の駆動方法、表示装置、および、そのプログラム

【特許請求の範囲】

【請求項 1】

今回の駆動信号を示すデータを次回まで記憶する記憶工程と、

上記記憶工程で記憶した前回のデータと、今回の駆動信号を示すデータとに基づいて、前回から今回への階調遷移を強調するように、今回の駆動信号を変調する変調工程を有する表示装置の駆動方法において、

上記今回のデータと、上記前回のデータとを比較し、その比較結果を次回まで記憶する比較結果記憶工程と、

前回の比較結果記憶工程で記憶された比較結果を参照して、上記変調工程における変調の程度を調整する調整工程とを備えていることを特徴とする表示装置の駆動方法。

【請求項 2】

上記比較結果記憶工程では、上記比較結果として、上記前回および今回のデータに基づいて、前回から今回への階調遷移が不十分であると判断されるときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 3】

上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低いときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 4】

上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、今回のデータが示す駆動信号のレベルが予め定められた値以下のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 5】

上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、両者の差分が予め定められた値以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 6】

上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、両者の差分が表示画像の一部または全部の平均輝度レベルの略定数倍以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 7】

上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、今回のデータと、前回のデータの予め定められた係数倍との差が予め定められたレベル以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 8】

上記調整工程では、上記特別処理が指示されたとき、前回から今回への階調遷移を強調するための変調を、今回の駆動信号に対して行わないように、上記変調工程における変調の程度を調整することを特徴とする請求項 2、3、4、5、6 または 7 記載の表示装置の駆動方法。

【請求項 9】

上記調整工程では、上記特別処理が指示されたとき、今回の駆動信号が、前回から今回への階調遷移を強調するための変調を今回の駆動信号に対して行わない場合の駆動信号と、調整しない場合の駆動信号とを平均した駆動信号になるように、上記変調工程における変調の程度を調整することを特徴とする請求項 2、3

、 4、 5、 6 または 7 記載の表示装置の駆動方法。

【請求項 1 0】

上記調整工程では、上記特別処理が指示されたとき、今回の駆動信号が、前回から今回への階調遷移を強調するための変調を今回の駆動信号に対して行わない場合の駆動信号と調整しない場合の駆動信号とを、予め定められる比率で内分した駆動信号になるように、上記変調工程における変調の程度を調整することを特徴とする請求項 2、 3、 4、 5、 6 または 7 記載の表示装置の駆動方法。

【請求項 1 1】

上記内分時の比率を温度に応じて調整する補正工程を備えていることを特徴とする請求項 1 0 記載の表示装置の駆動方法。

【請求項 1 2】

上記補正工程は、温度を示す各温度情報にそれぞれ対応する比率が予め格納されたルックアップテーブルを参照して、温度に応じた比率を取得する工程を含んでいることを特徴とする請求項 1 1 記載の表示装置の駆動方法。

【請求項 1 3】

上記変調工程は、前回のデータと今回のデータとの各組み合わせにそれぞれ対応し、今回の駆動信号を変調するための変調情報が予め格納されたルックアップテーブルを参照して、今回の駆動信号を変調する参照工程を含み、

上記調整工程は、上記特別処理が指示されているか否かに応じて、上記参照工程で参照されるルックアップテーブルを切り換える工程を含んでいることを特徴とする請求項 2、 3、 4、 5、 6 または 7 記載の表示装置の駆動方法。

【請求項 1 4】

上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、前回のデータおよび今回のデータの組み合わせが予め定められた組み合わせであるときに、上記特別処理を行うことを特徴とする請求項 2、 3、 4、 5、 6 または 7 記載の表示装置の駆動方法。

【請求項 1 5】

上記調整工程は、前回のデータおよび今回のデータの各組み合わせにそれぞれ対応し、当該組み合わせが上記予め定められた組み合わせか否かを判定するため

の情報が予め格納されたルックアップテーブルを参照して、前回のデータおよび今回のデータの組み合わせが上記予め定められた組み合わせであるかを判定する工程を含んでいることを特徴とする請求項 1 4 記載の表示装置の駆動方法。

【請求項 1 6】

上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低いときに、上記特別処理を行うことを特徴とする請求項 3、4、5、6 または 7 記載の表示装置の駆動方法。

【請求項 1 7】

上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、前回のデータが示す駆動信号のレベルが予め定められたレベル以下のときに、上記特別処理を行うことを特徴とする請求項 3、4、5、6 または 7 記載の表示装置の駆動方法。

【請求項 1 8】

上記調整工程では、上記特別処理として、変調の度を弱める度合いが互いに異なる複数段階の特別処理を実施可能であり、

上記フラグ情報は、複数ビットから構成されていると共に、

上記比較結果記憶工程は、特別処理を指示するフラグ情報を記憶する場合、いずれの段階の特別処理を行うかを示すフラグ情報を記憶することを特徴とする請求項 2、3、4、5、6 または 7 記載の表示装置の駆動方法。

【請求項 1 9】

表示画像が静止画か否かを判定する静止画判定工程を含み、

上記比較結果記憶工程は、前回の比較結果記憶工程で、いずれかの段階の特別処理を指示するフラグ情報が記憶されていた場合、今回の比較結果として、当該段階よりも階調遷移強調の程度が強い段階のフラグ情報を記憶することを特徴とする請求項 1 8 記載の表示装置の駆動方法。

【請求項 2 0】

上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が高く、

しかも、当該両データに基づいて、前回から今回への階調遷移が不十分であると判断されるときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶することを特徴とする請求項 1 記載の表示装置の駆動方法。

【請求項 2 1】

上記表示装置は、表示素子として、垂直配向モードかつノーマリブラックモードの液晶表示素子を含んでいることを特徴とする請求項 1、2、3、4、5、6 または 7 記載の表示装置の駆動方法。

【請求項 2 2】

今回の駆動信号を示すデータを次回まで記憶する記憶手段と、

上記記憶手段が記憶した前回のデータと、今回の駆動信号を示すデータとに基づいて、前回から今回への階調遷移を強調するように、今回の駆動信号を変調する変調手段とを有する表示装置において、

上記今回のデータと、上記前回のデータとを比較し、その比較結果を次回まで記憶する比較結果記憶手段と、

上記比較結果記憶手段に記憶された前回の比較結果を参照して、上記変調手段による変調の程度を調整する調整手段とを備えていることを特徴とする表示装置。

【請求項 2 3】

請求項 1 記載の各工程をコンピュータに実行させるプログラム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、表示装置の駆動方法、表示装置、および、そのプログラムに関するものである。

【0 0 0 2】

【従来の技術】

比較的少ない電力で駆動可能な液晶表示装置は、携帯機器のみならず、据え置き型の機器の表示装置として、広く使用されている。当該液晶表示装置は、CRT (Cathode-Ray Tube) などと比較すると、応答速度が遅く、遷移階調によって

、通常のフレーム周波数（60 Hz）に対応した書き換え時間（16.7 msec）で応答が完了しないこともあるため、前回から今回への階調遷移を強調するように、駆動信号を変調して駆動する方法も採用されている（後述の特許文献1参照）。

【0003】

例えば、前フレームFR(k-1)から現フレームFR(k)への階調遷移がライズ駆動の場合、前回から今回への階調遷移を強調するように、具体的には、現フレームFR(k)の映像データD(i,j,k)が示す電圧レベルよりも高いレベルの電圧を画素へ印加する。

【0004】

この結果、階調が遷移するとき、現フレームFR(k)の映像データD(i,j,k)が示す電圧レベルを最初から印加する場合の輝度レベルと比較して、画素の輝度レベルは、より急峻に増大し、より短い期間で、上記現フレームFR(k)の映像データD(i,j,k)に応じた輝度レベル近傍に到達する。これにより、液晶の応答速度が遅い場合であっても、液晶表示装置の応答速度を向上できる。

【0005】

ところが、液晶の応答速度が十分ではなく、階調遷移を強調して駆動したとしても、前回から今回への階調遷移によって、目標とする輝度レベルに到達できなかった場合、次のフレームで、前々回から前回へ十分に階調遷移できたと見なし、階調遷移を強調すると、適切に階調遷移を強調できないことがある。

【0006】

例えば、図12中、実線で示すように、前々回から今回への階調遷移がディケイ→ライズの場合、図中、破線で示すように、前々回から前回への階調遷移が十分ではなく、前フレームFR(k-1)の開始時点における輝度レベルが十分に低下していないにも拘わらず、現フレームFR(k)において、図中、一点鎖線で示すように、十分に階調遷移した場合と同様に画素を駆動すると、階調遷移を強調し過ぎて、白光りが発生してしまう。

【0007】

また、図13中、実線で示すように、前々回から今回への階調遷移がライズ→

ディケイの場合、図中、破線で示すように、前々回から前回への階調遷移が十分ではなく、前フレーム F R (k-1) の開始時点における輝度レベルが十分に上昇していないにも拘わらず、現フレーム F R (k) において、図中、一点鎖線で示すように、十分に階調遷移した場合と同様に画素を駆動すると、階調遷移を強調し過ぎて、黒沈みが発生してしまう。

【 0 0 0 8 】

なお、図 1 4 中、実線で示すように、前々回から今回への階調遷移がディケイ→ディケイの場合、図中、破線で示すように、前々回から前回への階調遷移が十分ではなく、前フレーム F R (k-1) の開始時点における輝度レベルが十分に低下していないと、現フレーム F R (k) における液晶の応答速度が遅れやすい。同様に、図 1 5 中、実線で示すように、前々回から今回への階調遷移がライズ→ライズの場合、図中、破線で示すように、前々回から前回への階調遷移が十分ではなく、前フレーム F R (k-1) の開始時点における輝度レベルが十分に上昇していないと、現フレーム F R (k) における液晶の応答速度が遅れやすい。

【 0 0 0 9 】

一方、上記問題を解決しようとして、後述の特許文献 2 に示すように、第 1 の信号データ以後の複数のフィールドにおいて、連続して前記液晶に印加する信号データを補正する構成では、複数フィールドの映像データを記憶する必要があるので、回路規模が大きくなりやすい。

【 0 0 1 0 】

【特許文献 1】

特開 2 0 0 2 - 1 1 6 7 4 3 号公報（公開日：2002年 4 月 1 9 日）

【 0 0 1 1 】

【特許文献 2】

特許第 2 6 5 0 4 7 9 号公報（発行日：1997年 9 月 3 日）

【 0 0 1 2 】

【発明が解決しようとする課題】

このように、上記特許文献 1 の構成では、表示素子の応答速度が十分でなく、実際には、十分に階調遷移できてないにも拘わらず、十分に階調遷移できている

場合と同様に階調遷移を強調すると、階調遷移を強調し過ぎてしまい、表示装置の表示品位を低下させる虞れがある。

【 0 0 1 3 】

一方、上記特許文献 2 の構成では、複数フィールドの映像データを記憶する必要があるため、回路規模が大きくなりやすい。特に、より自然かつ滑らかに画像を表示するために、表示装置には、画素数と、表示可能な階調の数とを増大させることが要求されているが、画素数が多くなり、しかも、より多くの階調を表示する表示装置において、複数フィールドの映像データを記憶しようとする、回路規模が大幅に増大してしまう。

【 0 0 1 4 】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、階調遷移が十分であった場合に適切なように設定された程度に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、表示品位を向上可能な表示装置を比較的小規模な回路で実現することにある。

【 0 0 1 5 】

【課題を解決するための手段】

本発明に係る表示装置の駆動方法は、上記課題を解決するために、今回の駆動信号を示すデータを次回まで記憶する記憶工程と、上記記憶工程で記憶した前回のデータと、今回の駆動信号を示すデータとに基づいて、前回から今回への階調遷移を強調するように、今回の駆動信号を変調する変調工程を有する表示装置の駆動方法において、上記今回のデータと、上記前回のデータとを比較し、その比較結果を次回まで記憶する比較結果記憶工程と、前回の比較結果記憶工程で記憶された比較結果を参照して、上記変調工程における変調の程度を調整する調整工程とを備えていることを特徴としている。

【 0 0 1 6 】

上記構成において、今回の変調工程において、変調の程度を調整するために参照される比較結果は、前回の比較結果、前々回のデータと前回のデータとを比較した結果である。したがって、当該比較結果を参照することによって、以下の状況、すなわち、表示装置の応答速度が不足して、前々回から前回への階調遷移が

十分ではない状況か否かを比較的高精度に判定できる。この結果、上記の状況、すなわち、今回の変調工程において、通常程度（当該階調遷移が十分であった場合に適切なように設定された程度）に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整できる。

【 0 0 1 7 】

また、上記構成では、前々回から前回への階調遷移に関連する情報として、前々回の駆動信号を示すデータ自体ではなく、前々回のデータと前回のデータとの比較結果が記憶されている。したがって、上記状況に応じた程度に変調の程度を調整できるにも拘わらず、前々回のデータを記憶する場合よりも、前々回から前回への階調遷移に関連する情報の記憶に必要な記憶容量を削減できる。

【 0 0 1 8 】

これらの結果、通常程度に駆動信号を変調すると（通常処理すると）、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整でき、表示品位を向上可能な表示装置を比較的小規模な回路で実現できる。

【 0 0 1 9 】

また、上記構成に加えて、上記比較結果記憶工程では、上記比較結果として、上記前回および今回のデータに基づいて、前回から今回への階調遷移が不十分であると判断されるときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 2 0 】

上記構成では、上記前々回から前回への階調遷移が不十分であると判断されたときに、前回の比較結果記憶工程において、特別処理を指示するフラグ情報が記憶されるので、今回の変調工程において、階調遷移を強調する変調の程度を弱める特別処理を行うことができる。したがって、前々回から前回における、一方方向への階調遷移が不十分な場合であっても、以下の不具合、すなわち、今回の変調工程において、通常程度に階調遷移を強調した結果、前回から今回における他方方向への階調遷移を強調し過ぎるという不具合の発生を防止できる。ここで、

階調遷移を強調し過ぎた場合、本来現れるべきではない階調が表示されるので、階調遷移が不十分な場合、すなわち、表示装置の応答が遅れたと認識される場合よりも、表示品位が低下したことを使用者が認識しやすい。ところが、上記構成では、階調遷移の強調し過ぎを防止できるので、表示装置の表示品位を高いレベルに保つことができる。

【 0 0 2 1 】

なお、表示装置がノーマリブラックの表示装置では、変調工程で上記階調遷移を強調し過ぎると、白光りが発生し、使用者に視認されやすい。したがって、当該白光りの発生を防止することで、表示装置の表示品位を特に向上できる。

【 0 0 2 2 】

また、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低いときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 2 3 】

上記構成では、以下の表示装置、すなわち、駆動信号を変調したとしても、駆動信号のレベルが高い状態から低い状態への階調遷移が、低い状態から高い状態への階調遷移よりも時間がかかる表示装置で階調遷移が不十分になりやすい状況（駆動信号のレベルが高い状態から低い状態へ階調遷移する状況）のとき、特別処理を指示するフラグ情報が格納される。したがって、前々回から前回への階調遷移が当該状況のときに、今回の調整工程では、変調工程における変調の程度を弱めることができ、今回の変調工程において、駆動信号のレベルが低い状態から高い状態への階調遷移を強調しようとして、強調し過ぎるという不具合の発生を防止でき、表示装置の表示品位を向上できる。

【 0 0 2 4 】

さらに、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、今回のデータが示す駆動信号のレベルが予め定められた値以下のときに、上記調整工程にて変調の程度を弱め

る特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 2 5 】

当該構成でも、前回の駆動信号のレベルが予め定められた値より大きいときを除いて、前回の比較結果記憶工程で記憶されるフラグ情報は、上述の構成、すなわち、前々回の駆動信号のレベルと前回の駆動信号のレベルとの大小関係のみで判定される構成と同じなので、今回の変調工程において、駆動信号のレベルが低い状態から高い状態への階調遷移を強調しようとして、強調し過ぎるという不具合の発生を防止できる。

【 0 0 2 6 】

さらに、上述の構成とは異なり、前回の駆動信号のレベルが予め定められた値より大きく、前々回から前回への階調遷移が、駆動信号のレベルが高い状態から低い状態への階調遷移であったとしても、十分に階調遷移できていることが見込まれる場合には、特別処理が行われなない。したがって、上記強調し過ぎの不具合の発生を防止できるにも拘わらず、十分に階調遷移できている場合に特別処理を行ったときに、表示装置の応答速度が不足するという不具合の発生を防止でき、表示装置の表示品位を向上できる。

【 0 0 2 7 】

また、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、両者の差分が予め定められた値以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 2 8 】

当該構成でも、上記両者の差分が予め定められた値よりも小さいときを除いて、前回の比較結果記憶工程で記憶されるフラグ情報は、上述の構成、すなわち、前々回の駆動信号のレベルと前回の駆動信号のレベルとの大小関係のみで判定される構成と同じである。

【 0 0 2 9 】

また、上述の構成とは異なり、上記両者の差分が予め定められた値よりも小

く、前々回から前回への階調遷移が、駆動信号のレベルが高い状態から低い状態への階調遷移であったとしても、十分に階調遷移できていることが見込まれる場合には、特別処理が行われたい。したがって、上記強調し過ぎの不具合の発生を防止できるにも拘わらず、十分に階調遷移できている場合に特別処理を行ったときに、表示装置の応答速度が不足するという不具合の発生を防止でき、表示装置の表示品位を向上できる。

【 0 0 3 0 】

さらに、上記両者の差分が予め定められた値よりも小さい場合にも特別処理を行うと、実質的には静止画が表示とみなすことができる場合のように、各回のデータが略同じ値の場合に、前々回の駆動信号のレベルと前回の駆動信号のレベルとの大小関係のみを厳密に判定すると、通常処理で駆動される画素と、特別処理で駆動される画素とが混在し、実質静止画であるにも拘わらず、表示ムラが発生してしまうが、上述の構成では、上記両者の差分が予め定められた値よりも小さい場合には、特別処理が行われたいので、当該表示ムラの発生を防止でき、表示装置の表示品位を向上できる。

【 0 0 3 1 】

また、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、両者の差分が表示画像の一部または全部の平均輝度レベルの略定数倍以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 3 2 】

当該構成でも、上記両者の差分が表示画像の一部または全部の平均輝度レベルの略定数倍よりも小さいときを除いて、前回の比較結果記憶工程で記憶されるフラグ情報は、上述の構成、すなわち、前々回の駆動信号のレベルと前回の駆動信号のレベルとの大小関係のみで判定される構成と同じなので、上記強調し過ぎの不具合の発生を抑制できる。

【 0 0 3 3 】

また、上述の構成とは異なり、特別処理が行われる場合と行われたい場合との

比率が、表示画像の一部または全部の平均輝度レベルに応じて設定されるので、特別処理で駆動される画素が占める表示面積を、表示装置の表示画面の面積に対して、予め定められた比率以下に抑えることができる。

【 0 0 3 4 】

これらの結果、以下の不具合、すなわち、特別処理によって階調遷移の強調が抑えられたため、画素の応答速度が低下するという不具合を、使用者に認識させることなく、特別処理によって、上記強調し過ぎの不具合の発生を防止でき、表示装置の表示品質を向上させることができる。

【 0 0 3 5 】

また、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、今回のデータと、前回のデータの予め定められた係数倍との差が予め定められたレベル以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 3 6 】

当該構成でも、今回のデータと、前回のデータの予め定められた係数倍との差が予め定められたレベルよりも小さいときを除いて、前回の比較結果記憶工程で記憶されるフラグ情報は、上述の構成、すなわち、前々回の駆動信号のレベルと前回の駆動信号のレベルとの大小関係のみで判定される構成と同じなので、上記強調し過ぎの不具合の発生を抑制できる。

【 0 0 3 7 】

また、上述の構成とは異なり、前回の駆動信号のレベルよりも今回の駆動信号のレベルの方が低い画素であっても、特別処理を指示するフラグ情報が格納される画素と、されない画素とが存在するが、前回のデータがより低いレベルの駆動信号を示し、前々回から前回への階調遷移が不十分である可能性が高い画素程、特別処理が行われる可能性が高い。したがって、上述した不具合、すなわち、特別処理の頻発によって画素の応答速度が低下するという不具合を、使用者に認識させることなく、上記強調し過ぎの不具合の発生を効率的に防止でき、表示装置の表示品質を向上させることができる。

【 0 0 3 8 】

また、上記各構成に加えて、上記調整工程では、上記特別処理が指示されたとき、前回から今回への階調遷移を強調するための変調を、今回の駆動信号に対して行わないように、上記変調工程における変調の程度を調整してもよい。

【 0 0 3 9 】

当該構成では、上記特別処理が指示されたとき、前回から今回への階調遷移を強調するための変調を、今回の駆動信号に対して行わないので、階調遷移を強調し過ぎる不具合の発生を確実に防止できる。また、変調の程度を中位に設定するための回路が不要なので、中位に設定する場合よりも回路構成を簡略化できる。

【 0 0 4 0 】

さらに、上記調整工程に代えて、上記調整工程では、上記特別処理が指示されたとき、今回の駆動信号が、前回から今回への階調遷移を強調するための変調を今回の駆動信号に対して行わない場合の駆動信号と、調整しない場合の駆動信号とを平均した駆動信号になるように、上記変調工程における変調の程度を調整してもよい。なお、画素へ印加する電圧信号としての駆動信号を平均してもよいが、画素へ印加する電圧信号を生成するための階調データ、すなわち、階調レベルを示すデジタル値を駆動信号として、当該駆動信号を平均してもよい。この場合は、実際の電圧で一定比率の信号を生成するための付加回路が不要になるので、回路構成を簡略化できると共に、モジュールが変わっても処理を変更する必要がないため、調整工程を行う回路を、より多くのモジュールに適用できる。

【 0 0 4 1 】

当該構成では、特別処理が指示された場合、上記両駆動信号を平均した駆動信号になる。したがって、より大きく変調され、階調遷移を強調し過ぎたときに、階調レベルの行き過ぎ量がより大きい場合、すなわち、階調遷移の強調し過ぎが使用者に把握されやすい場合ほど、より多量に階調遷移が抑制され、階調遷移の強調し過ぎを抑えることができる。この結果、特別処理の場合であっても、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できる。なお、上記駆動信号は、平均した駆動信号なので、他の演算によって駆動信号を生成する場合よりも回路構成あるいは演算

量を抑制できる。

【 0 0 4 2 】

また、上記調整工程に代えて、上記調整工程では、上記特別処理が指示されたとき、今回の駆動信号が、前回から今回への階調遷移を強調するための変調を今回の駆動信号に対して行わない場合の駆動信号と調整しない場合の駆動信号とを、予め定められる比率で内分した駆動信号になるように、上記変調工程における変調の程度を調整してもよい。なお、この場合も、平均する場合と同様に、画素へ印加する電圧信号としての駆動信号を平均してもよいが、画素へ印加する電圧信号を生成するための階調データ、すなわち、階調レベルを示すデジタル値を駆動信号として、当該駆動信号を平均してもよい。

【 0 0 4 3 】

当該構成では、上記両駆動信号を内分した駆動信号になるので、より大きく変調され、階調遷移を強調し過ぎたときに、階調レベルの行き過ぎ量がより大きい場合、すなわち、階調遷移の強調し過ぎが使用者に把握されやすい場合ほど、より多量に階調遷移が抑制され、階調遷移の強調し過ぎを抑えることができる。この結果、特別処理の場合であっても、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できる。

【 0 0 4 4 】

上記構成に加えて、上記内分時の比率を温度に応じて調整する補正工程を備えていてもよい。当該構成では、内分時の比率が温度に応じて調整されるので、表示装置の温度が変化しても、特別処理の際、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できる。

【 0 0 4 5 】

また、上記構成に加えて、上記補正工程は、温度を示す各温度情報にそれぞれ対応する比率が予め格納されたルックアップテーブルを参照して、温度に応じた比率を取得する工程を含んでいてもよい。

【 0 0 4 6 】

当該構成では、ルックアップテーブルを参照して、温度に応じた内分比率が取

得されるので、温度と内分比率との関係を、少ない演算量で算出可能な式では高精度に近似できない場合であっても、小規模の回路で、適切な内分比率を取得できる。

【 0 0 4 7 】

また、上記構成に加えて、上記変調工程は、前回のデータと今回のデータとの各組み合わせにそれぞれ対応し、今回の駆動信号を変調するための変調情報が予め格納されたルックアップテーブルを参照して、今回の駆動信号を変調する参照工程を含み、上記調整工程に代えて、上記調整工程は、上記特別処理が指示されているか否かに応じて、上記参照工程で参照されるルックアップテーブルを切り換える工程を含んでいてもよい。

【 0 0 4 8 】

当該構成では、ルックアップテーブルの切り換えによって、特別処理と通常処理とが切り換えられるので、特別処理における変調情報を、少ない演算量で算出可能な式で算出できない場合であっても、小規模の回路で、特別処理における変調情報を取得できる。

【 0 0 4 9 】

また、上記各構成に加えて、上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、前回のデータおよび今回のデータの組み合わせが予め定められた組み合わせであるときに、上記特別処理を行ってもよい。

【 0 0 5 0 】

当該構成では、前回の比較結果記憶工程にて、特別処理を指示するフラグ情報が記憶された場合であっても、前回のデータおよび今回のデータの組み合わせが予め定められた組み合わせではないときに、上記特別処理を行わない。したがって、前回のデータおよび今回のデータの組み合わせが、階調遷移の強調し過ぎを発生させる可能性が少ない組み合わせの場合に通常処理を実施させることができる。この結果、当該場合における表示装置の応答速度を向上でき、表示装置の表示品位を向上できる。

【 0 0 5 1 】

上記構成に加えて、上記調整工程は、前回のデータおよび今回のデータの各組

み合わせにそれぞれ対応し、当該組み合わせが上記予め定められた組み合わせか否かを判定するための情報が予め格納されたルックアップテーブルを参照して、前回のデータおよび今回のデータの組み合わせが上記予め定められた組み合わせであるかを判定する工程を含んでいてもよい。

・ 【 0 0 5 2 】

当該構成では、ルックアップテーブルを参照して、前回のデータおよび今回のデータの組み合わせが上記予め定められた組み合わせであるか否かを判定している。したがって、少ない演算量で算出可能な式では高精度に判定できない場合であっても、小規模の回路で判定できる。

【 0 0 5 3 】

また、駆動信号のレベルが高い状態から低い状態へ階調遷移するときの全部または一部のときに特別処理を指示するフラグ情報が記憶される場合、上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低いときに、上記特別処理を行ってもよい。

【 0 0 5 4 】

当該構成では、前々回から前回への階調遷移が駆動信号のレベルが高い状態から低い状態への階調遷移であり、前回から今回への階調遷移が、それとは逆方向の場合に、特別処理を行って、前回から今回への階調遷移を強調する程度を弱めることができる。前々回から前回への階調遷移が不十分で、しかも、今回の駆動信号を通常程度に変調すると、階調遷移を強調し過ぎる場合に、特別処理を実施できる。この結果、階調遷移の強調し過ぎを防止でき、表示装置の表示品位を向上できる。

【 0 0 5 5 】

なお、表示装置がノーマリブラックの表示装置では、変調工程で上記階調遷移を強調し過ぎると、白光りが発生し、使用者に視認されやすい。したがって、当該白光りの発生を防止することで、表示装置の表示品位を特に向上できる。

【 0 0 5 6 】

また、上記調整工程に代えて、上記調整工程は、上記フラグ情報が特別処理を

指示し、しかも、前回のデータが示す駆動信号のレベルが予め定められたレベル以下のときに、上記特別処理を行ってもよい。

【 0 0 5 7 】

当該構成では、前々回から前回への階調遷移が駆動信号のレベルが高い状態から低い状態への階調遷移であっても、前回のデータが示す駆動信号のレベルが予め定められたレベルよりも大きい場合、すなわち、前々回から前回への階調遷移が十分と見込まれる場合には、通常処理が行われるので、階調遷移の強調し過ぎを防止し、表示装置の表示品位を向上できるにも拘わらず、強調処理の頻発による表示装置の応答速度低下を防止できる。

【 0 0 5 8 】

また、上記構成に加えて、上記調整工程では、上記特別処理として、変調の程度を弱める度合いが互いに異なる複数段階の特別処理を実施可能であり、上記フラグ情報は、複数ビットから構成されていると共に、上記比較結果記憶工程は、特別処理を指示するフラグ情報を記憶する場合、いずれの段階の特別処理を行うかを示すフラグ情報を記憶してもよい。

【 0 0 5 9 】

当該構成では、複数段階の特別処理を選択できるので、特別処理する場合であっても、前々回から前回への階調遷移に応じた適切な段階で、前回から今回への階調遷移を強調できる。したがって、特別処理の場合であっても、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できる。

【 0 0 6 0 】

上記構成に加えて、表示画像が静止画か否かを判定する静止画判定工程を含み、上記比較結果記憶工程は、前回の比較結果記憶工程で、いずれかの段階の特別処理を指示するフラグ情報が記憶されていた場合、今回の比較結果として、当該段階よりも階調遷移強調の程度が強い段階のフラグ情報を記憶してもよい。

【 0 0 6 1 】

上記構成では、第 1 の階調遷移と、その後の第 2 の階調遷移とが、その間に静止画状態が無ければ、両者の組み合わせが特別処理すべき階調遷移だった場合、

静止画状態が無い場合よりは、弱い段階、すなわち、階調遷移強調の程度が強い段階ではあるが、特別処理が実施される。したがって、上記第 1 の階調遷移が大幅に不十分な程度に応答速度の遅い表示装置に静止画を表示する場合であっても、階調遷移の強調し過ぎを防止でき、表示装置の表示品位を向上できる。

【 0 0 6 2 】

また、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が高く、しかも、当該両データに基づいて、前回から今回への階調遷移が不十分であると判断されるときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶してもよい。

【 0 0 6 3 】

当該構成では、前々回から前回への階調遷移が、駆動信号のレベルが大きくなる階調遷移であり、しかも、階調遷移が不十分と判断される場合に、特別処理が実施されるので、前回から今回への階調遷移が当該階調遷移とは逆方向の階調遷移であったとしても、階調遷移を強調し過ぎることがなく、表示装置の表示品位を向上できる。

【 0 0 6 4 】

なお、表示装置がノーマリブラックの表示装置では、前々回から前回への階調遷移が駆動信号のレベルを大きくするような階調遷移であり、前回から今回への階調遷移が、それとは逆の階調遷移の場合には、黒沈みが発生するが、当該黒沈みは、前々回から前回への階調遷移が駆動信号のレベルを小さくするような階調遷移であり、前回から今回への階調遷移が、それとは逆の階調遷移の場合に発生する白光りよりも、使用者に視認されにくい。したがって、駆動信号のレベルが大きくなる階調遷移であり、しかも、階調遷移が不十分と判断される場合に、特別処理を指示するフラグ情報を格納する場合には、残余のフラグ情報として、駆動信号のレベルを小さくする場合の一部または全部に、特別処理を指示するための情報を格納する方が望ましい。

【 0 0 6 5 】

また、上記構成に加えて、上記表示装置は、表示素子として、垂直配向モード

かつノーマリブラックモードの液晶表示素子を含んでいてもよい。ここで、垂直配向モードかつノーマリブラックモードの液晶表示素子は、駆動信号レベルを小さくする階調遷移の場合に階調遷移が不十分になりやすいので、上記各構成に好適に適用できる。

【 0 0 6 6 】

また、本発明に係る表示装置は、上記課題を解決するために、今回の駆動信号を示すデータを次回まで記憶する記憶手段と、上記記憶手段が記憶した前回のデータと、今回の駆動信号を示すデータとに基づいて、前回から今回への階調遷移を強調するように、今回の駆動信号を変調する変調手段とを有する表示装置において、上記今回のデータと、上記前回のデータとを比較し、その比較結果を次回まで記憶する比較結果記憶手段と、上記比較結果記憶手段に記憶された前回の比較結果を参照して、上記変調手段による変調の程度を調整する調整手段とを備えていることを特徴としている。

【 0 0 6 7 】

当該構成の表示装置は、上述した表示装置の駆動方法で駆動できる。したがって、上記表示装置の駆動方法と同様に、通常の程度に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整でき、表示品位を向上可能な表示装置を比較的小規模な回路で実現できる。

【 0 0 6 8 】

また、本発明に係るプログラムは、上記各工程をコンピュータに実行させるプログラムである。したがって、当該プログラムがコンピューで実行されると、当該コンピュータは、表示装置を上記駆動方法で駆動できる。この結果、上記表示装置の駆動方法と同様に、通常の程度に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整でき、比較的小規模な回路で、表示品位を向上できる。

【 0 0 6 9 】

【発明の実施の形態】

〔第 1 の実施形態〕

本発明の一実施形態について図 1 ないし図 6 に基づいて説明すると以下の通りである。すなわち、本実施形態に係る画像表示装置（表示装置）1 は、表示素子の応答速度を向上させるために、前回画素に表示した階調から、今回画素に表示する階調への階調遷移を強調するように、今回画素を駆動する信号を変調する画像表示装置 1 において、比較的簡単な回路構成で、誤変調に起因する表示品位を防止可能な画像表示装置である。

【0070】

当該画像表示装置 1 は、図 2 に示すように、マトリクス状に配された画素 $P I X(1,1) \sim P I X(n,m)$ を有する画素アレイ 2 と、画素アレイ 2 のデータ信号線 $S L 1 \sim S L n$ を駆動するデータ信号線駆動回路 3 と、画素アレイ 2 の走査信号線 $G L 1 \sim G L m$ を駆動する走査信号線駆動回路 4 と、両駆動回路 3・4 へ制御信号を供給する制御回路 5 と、入力される映像信号に基づいて、上記階調遷移を強調するように、上記制御回路 5 へ与える映像信号を変調する変調駆動処理部 11 とを備えている。なお、これらの回路は、電源回路 6 からの電力供給によって動作している。

【0071】

以下では、変調駆動処理部 11 の詳細構成について説明する前に、画像表示装置 1 全体の概略構成および動作を説明する。また、説明の便宜上、例えば、 i 番目のデータ信号線 $S L i$ のように、位置を特定する必要がある場合にのみ、位置を示す数字または英字を付して参照し、位置を特定する必要がない場合や総称する場合には、位置を示す文字を省略して参照する。

【0072】

上記画素アレイ 2 は、複数（この場合は、 n 本）のデータ信号線 $S L 1 \sim S L n$ と、各データ信号線 $S L 1 \sim S L n$ に、それぞれ交差する複数（この場合は、 m 本）の走査信号線 $G L 1 \sim G L m$ とを備えており、1 から n までの任意の整数および 1 から m までの任意の整数を j とすると、データ信号線 $S L i$ および走査信号線 $G L j$ の組み合わせ毎に、画素 $P I X(i,j)$ が設けられている。

【0073】

本実施形態の場合、各画素 $P I X(i,j)$ は、隣接する 2 本のデータ信号線 $S L$

(i-1)・SLiと、隣接する2本の走査信号線GL(j-1)・GLjとで囲まれた部分に配されている。

【0074】

一例として、画像表示装置1が液晶表示装置の場合について説明すると、上記画素PIX(i,j)は、例えば、図3に示すように、スイッチング素子として、ゲートが走査信号線GLjへ、ドレインがデータ信号線SLiに接続された電界効果トランジスタSW(i,j)と、当該電界効果トランジスタSW(i,j)のソースに、一方電極が接続された画素容量Cp(i,j)とを備えている。また、画素容量Cp(i,j)の他端は、全画素PIX…に共通の共通電極線に接続されている。上記画素容量Cp(i,j)は、液晶容量CL(i,j)と、必要に応じて付加される補助容量Cs(i,j)とから構成されている。

【0075】

上記画素PIX(i,j)において、走査信号線GLjが選択されると、電界効果トランジスタSW(i,j)が導通し、データ信号線SLiに印加された電圧が画素容量Cp(i,j)へ印加される。一方、当該走査信号線GLjの選択期間が終了して、電界効果トランジスタSW(i,j)が遮断されている間、画素容量Cp(i,j)は、遮断時の電圧を保持し続ける。ここで、液晶の透過率あるいは反射率は、液晶容量CL(i,j)に印加される電圧によって変化する。したがって、走査信号線GLjを選択し、当該画素PIX(i,j)への映像データDに応じた電圧をデータ信号線SLiへ印加すれば、当該画素PIX(i,j)の表示状態を、映像データDに合わせて変化させることができる。

【0076】

本実施形態に係る上記液晶表示装置は、液晶セルとして、垂直配向モードの液晶セル、すなわち、電圧無印加時には、液晶分子が基板に対して略垂直に配向し、画素PIX(i,x)の液晶容量CL(i,j)への印加電圧に応じて、液晶分子が垂直配向状態から傾斜する液晶セルを採用しており、当該液晶セルをノーマリブラックモード（電圧無印加時には、黒表示となるモード）で使用している。

【0077】

上記構成において、図2に示す走査信号線駆動回路4は、各走査信号線GL1

～G L mへ、例えば、電圧信号など、選択期間か否かを示す信号を出力している。また、走査信号線駆動回路4は、選択期間を示す信号を出力する走査信号線G L jを、例えば、制御回路5から与えられるクロック信号G C Kやスタートパルス信号G S Pなどのタイミング信号に基づいて変更している。これにより、各走査信号線G L 1～G L mは、予め定められたタイミングで、順次選択される。

【0078】

さらに、データ信号線駆動回路3は、映像信号D A Tとして、時分割で入力される各画素P I X…への映像データD…を、所定のタイミングでサンプリングすることで、それぞれ抽出する。さらに、データ信号線駆動回路3は、走査信号線駆動回路4が選択中の走査信号線G L jに対応する各画素P I X(1,j)～P I X(n,j)へ、各データ信号線S L 1～S L nを介して、それぞれへの映像データD…に応じた出力信号を出力する。

【0079】

なお、データ信号線駆動回路3は、制御回路6から入力される、クロック信号S C Kおよびスタートパルス信号S S Pなどのタイミング信号に基づいて、上記サンプリングタイミングや出力信号の出力タイミングを決定している。

【0080】

一方、各画素P I X(1,j)～P I X(n,j)は、自らに対応する走査信号線G L jが選択されている間に、自らに対応するデータ信号線S L 1～S L nに与えられた出力信号に応じて、発光する際の輝度や透過率などを調整して、自らの明るさを決定する。

【0081】

ここで、走査信号線駆動回路4は、走査信号線G L 1～G L mを順次選択している。したがって、画素アレイ2の全面素P I X(1,1)～P I X(n,m)を、それぞれへの映像データDが示す明るさに設定でき、画素アレイ2へ表示される画像を更新できる。

【0082】

なお、上記画像表示装置1において、映像信号源S 0から変調駆動処理部11へ与えられる映像信号D A Tは、フレーム単位（画面全体単位）で伝送されてい

てもよいし、1 フレームを複数のフィールドに分割すると共に、当該フィールド単位で伝送されていてもよいが、以下では、一例として、フィールド単位で伝送される場合について説明する。

【0083】

具体的には、信号源 S 0 は、信号線 S L を介して、画像表示装置 1 の変調駆動処理部 1 1 に映像信号 D A T を伝送する際、各フィールド用の映像データを全て伝送した後に、次のフィールド用の映像データを伝送するなどして、各フィールド用の映像データを時分割伝送している。

【0084】

また、上記フィールドは、複数の水平ラインから構成されており、上記信号線 S L では、例えば、ある水平ライン用の映像データ $D(1, j, k) \sim D(n, j, k)$ 全てが伝送された後に、次の水平ライン用の映像データを伝送するなどして、各水平ライン用の映像データは時分割伝送されている。

【0085】

さらに、上記信号源 S 0 は、1 水平ライン分の映像データ $D(1, j, k) \sim D(n, j, k)$ を伝送する際も上記信号線 S L を時分割駆動しており、予め定められた順番で、各映像データが順次伝送される。

【0086】

また、後述するように、階調遷移を強調して画素 P I X (i , j) を駆動するために、本実施形態に係る制御回路 5 は、データ信号線駆動回路 3 が、1 フレーム間に複数回、画素 P I X (i , j) へ電圧を印加できるように、データ信号線駆動回路 3 および走査信号線駆動回路 4 を制御している。さらに、本実施形態に係る変調駆動処理部 1 1 は、1 フレームを複数の期間 $T 1 \cdot T 2$ に分割し、各期間 $T 1 \cdot T 2$ において、データ信号線駆動回路 3 が画素 P I X (i , j) へ印加すべき電圧レベルを示す出力信号を、制御回路 5 へ与えている。

【0087】

ここで、本実施形態に係る変調駆動処理部 1 1 は、ある画素 P I X (i , j) へ、前々回のフレーム F R (k - 2) 、 前回のフレーム F R (k - 1) および今回のフレーム F R (k) にそれぞれ与えられた映像データを、 $D(i , j , k - 2)$ 、 $D(i , j , k - 1)$ およ

び $D(i, j, k)$ 、各映像データ D に対応して、上記画素 $P I X(i, j)$ へ印加される電圧レベルを $V(i, j, k-2)$ 、 $V(i, j, k-1)$ および $V(i, j, k)$ とするとき、前々回から前回への階調遷移がディケイ、すなわち、 $V(i, j, k-2) > V(i, j, k-1)$ であり、しかも、前回から今回への階調遷移がライズ、すなわち、 $V(i, j, k-1) < V(i, j, k)$ である場合は、残余の場合の階調遷移強調処理（通常処理）よりも、階調遷移を強調する度合いを弱める特別処理を行っている。

【 0 0 8 8 】

具体的には、上記変調駆動処理部 1 1 は、図 1 に示すように、入力端子 $T 1$ から入力される映像データ $D(i, j, k)$ を 1 フレーム分蓄積するフレームメモリ（記憶手段）2 1 と、上記入力端子 $T 1$ から入力される現フレーム $F R(k)$ の映像データ $D(i, j, k)$ 、および、当該映像データ $D(i, j, k)$ と同じ画素 $P I X(i, j)$ へ供給すべき映像データであって、しかも、上記フレームメモリ 2 1 から読み出した前フレーム $F R(k-1)$ の映像データ $D(i, j, k-1)$ に基づいて、両者間の階調遷移を強調するように、現フレーム $F R(k)$ の映像データ $D(i, j, k)$ を変調したデータを出力する通常変調処理部（変調手段）2 2 と、通常変調処理部 2 2 よりも変調の度合いが少ないデータを出力する特別処理部 2 3 と、通常処理の場合には、通常変調処理部 2 2 からのデータに基づいて、出力信号 $O(i, j, k)$ を生成し、特別処理の場合には、特別処理部 2 3 からのデータに基づいて、出力信号 $O(i, j, k)$ を生成する出力信号生成部 2 4 とを備えている。

【 0 0 8 9 】

本実施形態では、上記特別処理部 2 3 は、変調の度合いが少ないデータとして、通常変調処理部 2 2 の出力と現フレーム $F R(k)$ の映像データ $D(i, j, k)$ との平均値を出力している。

【 0 0 9 0 】

また、本実施形態に係る通常変調処理部 2 2 は、例えば、 $L U T$ (Look Up Table) によって実現されている。具体的には、上記 $L U T$ には、前フレーム $F R(k-1)$ の映像データ $D(i, j, k-1)$ と現フレーム $F R(k)$ の映像データ $D(i, j, k)$ との組み合わせ、それぞれについて、当該組み合わせが入力された場合に、出力すべきデータが記憶されている。これにより、上記各組み合わせに対応するデー

タを高精度に近似する式を少ない規模の回路で演算できない場合であっても、何ら支障なく、上記両映像データ $D(i, j, k-1)$ および $D(i, j, k)$ が入力されたときに当該組み合わせに応じたデータを高精度に出力可能な通常変調処理部 22 を、小規模な回路で実現できる。

【0091】

さらに、上記変調駆動処理部 11 には、上記両映像データ $D(i, j, k-1)$ および $D(i, j, k)$ を比較して、前回から今回への階調遷移がディケイ、すなわち、それぞれに対応する電圧レベル $V(i, j, k-1) > V(i, j, k)$ の場合に、真を示すフラグを現フレーム $FR(k)$ のフラグ $F(i, j, k)$ として生成し、残余の場合に、偽を示すフラグを生成するフラグ生成回路 25 と、生成されたフラグ $F(i, j, k)$ を 1 フレーム分蓄積するフラグメモリ 26 と、前フレーム $FR(k-1)$ 中にフラグメモリ 26 に格納されたフラグ $F(i, j, k-1)$ が真（この場合は、ディケイ）であり、しかも、前回から今回への階調遷移がライズの場合に、特別処理を上記出力信号生成回路 24 へ指示し、それ以外の場合に通常処理を指示する発動判定処理部 27 とが設けられている。なお、上記フラグ生成回路 25 およびフラグメモリ 26 が特許請求の範囲に記載の比較結果記憶手段に対応し、特別処理部 23、出力信号生成回路 24 および発動判定処理部 27 が調整手段に対応している。

【0092】

本実施形態では、上記発動判定処理部 27 は、前フレーム $FR(k-1)$ 中にフレームメモリ 21 に格納された映像データ $D(i, j, k-1)$ 、および、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ に基づいて、前回から今回への階調遷移がライズが否かを判定している。

【0093】

上記構成において、あるフレーム $FR(k)$ において、フラグ生成回路 25 は、フレームメモリ 21 から読み出した前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ と現フレーム $FR(k)$ の映像データ $D(i, j, k)$ とを比較して、比較結果を、フラグ $F(i, j, k)$ をフラグメモリ 26 に記憶させる。当該フラグ $F(i, j, k)$ は、次のフレーム $FR(k+1)$ において、次のフレーム $FR(k+1)$ の映像データ $D(i, j, k+1)$ 、および、次のフレーム $FR(k+1)$ にフレームメモリ 21 から読み出した

映像データ $D(i, j, k)$ と共に、発動判定処理部 27 に与えられる。したがって、各フレーム $FR(k)$ において、発動判定処理部 27 は、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ と共に、フレームメモリ 21 およびフラグメモリ 26 から、前々回のフレーム $FR(k-2)$ の映像データ $D(i, j, k-2)$ および前回のフレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ の比較結果を示すフラグ $F(i, j, k-1)$ と、前回のフレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ とをそれぞれ受け取り、それらに基づいて、通常処理か特別処理かを判定できる。

【 0 0 9 4 】

ここで、前回から今回への階調遷移がディケイの場合、すなわち、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ よりも低い電圧を画素 $PIX(i, j)$ に印加することを示す映像データが、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ として入力されると、前々回から前回への階調遷移に拘わらず、発動判定処理部 27 は、通常処理を指示する。

【 0 0 9 5 】

この場合、変調駆動処理部 11 は、図 4 中、太い実線で示すように、1 垂直同期期間を複数に分割したうちの最初の期間 $T1$ に、映像データ $D(i, j, k)$ が示す電圧レベル $V(i, j, k)$ よりも低いレベルの電圧 $V1(i, j, k)$ を画素 $PIX(i, j)$ に印加するための出力信号 $O1(i, j, k)$ を出力し、最後の期間 $T2$ には、上記電圧レベル $V(i, j, k)$ を画素 $PIX(i, j)$ に印加するための出力信号 $O2(i, j, k)$ を出力する。

【 0 0 9 6 】

この結果、図 4 中、 V_o で示す電圧波形を印加する場合、すなわち、現フレームの映像データ $D(i, j, k)$ が示す電圧レベル $V(i, j, k)$ を最初から印加する場合の輝度レベル（図 4 中、細い破線で示す L_o ）と比較して、画素 $PIX(i, j)$ の輝度レベル L は、図 4 中、太い破線で示すように、期間 $T1$ において、急峻に減少して、より短い期間で、上記電圧レベル $V(i, j, k)$ に応じた輝度レベル近傍に到達する。

【 0 0 9 7 】

ここで、図 4 の例では、前回から今回への階調遷移がディケイなので、画素 P

$P I X(i, j)$ の応答速度が遅かったとしても、現フレーム $F R(k)$ の終了時点において、画素 $P I X(i, j)$ の輝度レベルが現フレーム $F R(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルに達しないだけであり、後述のディケイ→ライズの場合のように、画素 $P I X(i, j)$ の輝度レベルが所望のレベル $L(i, j, k)$ を超過して、白光りし、画素 $P I X(i, j)$ の表示品位を大きく低下させるという不具合が発生しない。

【 0 0 9 8 】

したがって、出力信号生成回路 2 4 が通常変調処理部 2 2 からのデータに基づいて、前フレーム $F R(k-1)$ から現フレーム $F R(k)$ への階調遷移を強調することによって、高速に現フレーム $F R(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、画素 $P I X(i, j)$ の表示品位を良好に保つことができる。

【 0 0 9 9 】

なお、上記期間 $T 1$ に印加される電圧レベル $V 1(i, j, k)$ は、本来の電圧レベル $V(i, j, k)$ よりも低いので、当該レベルの電圧を印加し続けると、画素 $P I X(i, j)$ の輝度レベル L が現フレームの映像データ $D(i, j, k)$ が示す輝度レベル $L(i, j, k)$ を下回る虞れがある。ところが、本実施形態では、最後の期間 $T 2$ において、画素 $P I X(i, j)$ に上記電圧レベル $V(i, j, k)$ が印加されるので、輝度レベルの変化が行き過ぎて、上記輝度レベル $L(i, j, k)$ を下回ることではなく、当該値 $L(i, j, k)$ に落ち着く。

【 0 1 0 0 】

また、前回から今回への階調遷移がライズ、すなわち、現フレームの前フレームの映像データ $D(i, j, k-1)$ よりも高い電圧を画素 $P I X(i, j)$ に印加することを示す映像データが、現フレームの映像データ $D(i, j, k)$ として入力されたとしても、前々回から前回への階調遷移がディケイでなければ、発動判定処理部 2 7 が通常処理を指示する。この場合は、変調駆動処理部 1 1 は、図 5 中、太い実線で示すように、1 垂直同期期間を複数に分割したうち、最初の期間 $T 1$ には、映像データ $D(i, j, k)$ が示す電圧レベル $V(i, j, k)$ よりも高いレベルの電圧 $V 1(i, j, k)$ を画素 $P I X(i, j)$ に印加するための出力信号 $O 1(i, j, k)$ を出力し、最

後の期間 T_2 には、上記電圧レベル $V(i, j, k)$ を画素 $P I X(i, j)$ に印加するための出力信号 $O_2(i, j, k)$ を出力する。

【0101】

この結果、図5に示す電圧波形 V_0 を印加する場合、すなわち、現フレームの映像データ $D(i, j, k)$ が示す電圧レベル $V(i, j, k)$ を最初から印加する場合の輝度レベル（図5中、細い破線で示す L_0 ）と比較して、画素 $P I X(i, j)$ の輝度レベル L は、図5中、太い破線で示すように、期間 T_1 において、急峻に増大し、より短い期間で、上記電圧レベル $V(i, j, k)$ に応じた輝度レベル近傍に到達する。

【0102】

また、上記電圧レベル $V_1(i, j, k)$ は、本来の電圧レベル $V(i, j, k)$ よりも高いので、当該レベルの電圧を印加し続けると、画素 $P I X(i, j)$ の輝度レベル L が現フレームの映像データ $D(i, j, k)$ が示す輝度レベル $L(i, j, k)$ を超過する虞れがある。ところが、本実施形態では、最後の期間 T_2 において、画素 $P I X(i, j)$ に上記電圧レベル $V(i, j, k)$ が印加されるので、輝度レベルは超過せず、上記輝度レベル $L(i, j, k)$ に落ち着く。

【0103】

ここで、図5の例では、前回から今回への階調遷移がライズではあるが、前々回から前回への階調遷移がディケイではない。したがって、画素 $P I X(i, j)$ の応答速度が遅く、前々回から前回への階調遷移が十分ではなかったとしても、現フレーム $FR(k)$ の開始時点において、画素 $P I X(i, j)$ の輝度レベルは、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が示す輝度レベルを上回ることがない。したがって、出力信号生成回路24が通常変調処理部22からのデータに基づいて、前フレーム $FR(k-1)$ から現フレーム $FR(k)$ への階調遷移を強調したとしても、画素 $P I X(i, j)$ の輝度レベルが所望のレベル $L(i, j, k)$ を超過して、白光りするという不具合が発生しない。この結果、高速に現フレーム $FR(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、画素 $P I X(i, j)$ の表示品位を良好に保つことができる。

【0104】

一方、前々回から今回への階調遷移がディケイ→ライズの場合、前フレーム $FR(k-1)$ において、フラグメモリ 26 には、真を示すフラグ $F(i,j,k-1)$ が格納されている。また、現フレーム $FR(k)$ の映像データ $D(i,j,k)$ が示す電圧レベル $V(i,j,k)$ は、前フレーム $FR(k-1)$ に格納された映像データ $D(i,j,k-1)$ が示す電圧レベル $V(i,j,k-1)$ よりも大きい。この場合、発動判定処理部 27 は、特別処理を出力信号生成回路 24 へ指示する。

【0105】

ここで、前々回から今回への階調遷移がディケイ→ライズの場合、画素 $PIX(i,j)$ の応答速度が遅く、前々回から前回への階調遷移が十分ではないと、現フレーム $FR(k)$ の開始時点において、画素 $PIX(i,j)$ の輝度レベルは、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が示す輝度レベルを上回っている。この場合に、図 6 に示す一点鎖線のように、通常変調処理部 22 からのデータに基づいて、より早く輝度レベルが増大するように階調遷移を強調するための電圧波形 V_m を画素 $PIX(i,j)$ に印加すると、当該画素 $PIX(i,j)$ に白光りが発生し、画像表示装置 1 の表示品位を大幅に低下させる虞れがある。

【0106】

ところが、本実施形態では、発動判定処理部 27 が特別処理を指示し、特別処理部 23 からのデータに基づいて、出力信号 $O(i,j,k)$ が生成される。ここで、本実施形態に係る特別処理部 23 は、上記通常変調処理部 22 の出力と、現フレーム $FR(k)$ の映像データ $D(i,j,k)$ との平均値を出力する。したがって、画素 $PIX(i,j)$ には、図 6 中、太い実線で示すように、通常変調処理部 22 からのデータに基づいた場合の電圧波形 V_o と、映像データ $D(i,j,k)$ が示すレベルが最初から印加されている場合の電圧波形 V_o との中間の電圧波形が印加される。この結果、上記白光りの発生を防止でき、表示品位の低下を抑制できる。

【0107】

なお、この場合は、前々回から前回への階調遷移が十分ではないと、現フレーム $FR(k)$ の開始時点において、画素 $PIX(i,j)$ の輝度レベルは、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が示す輝度レベルを上回っている。したがって、上記電圧波形 V_m に比べると、階調遷移強調の度合いが小さいにも拘わら

ず、画素 $P I X(i, j)$ は、十分な速度で、現フレーム $F R(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できる。

【0108】

また、本実施形態では、特別処理の場合において、通常処理で変調した階調レベルと変調しない階調レベルとを平均した階調レベルに基づいて、画素 $P I X(i, j)$ へ印加される電圧波形 V_x が決定される。したがって、通常処理時の波形 V_m と変調しない場合の波形 V_o との差が大きいとき程、変調の抑制量が大きく、この結果、より多量の変調がかけられている画素 $P I X(i, j)$ 程、また、現フレーム $F R(k)$ の映像データ $D(i, j, k)$ が示す電圧レベル $V(i, j, k)$ が低いとき程、変調の抑制が輝度レベルへ与える影響が大きい。したがって、通常処理で駆動した場合に、より大きく変調される画素 $P I X(i, j)$ 程、すなわち、白光りが発生したことが使用者に認識されやすい画素 $P I X(i, j)$ 程、多量に変調を抑制でき、白光りの発生をより確実に抑制できる。

【0109】

さらに、上述のように、前々回の映像データ $D(i, j, k)$ が、現フレーム $F R(k)$ において、画素 $P I X(i, j)$ に印加する電圧波形を変調する度合いに影響を与えており、上記白光りの発生を防止しながら、十分な応答速度で、画素 $P I X(i, j)$ を駆動できるにも拘わらず、フレームメモリ 21 に記憶された前フレーム $F R(k-1)$ の映像データ $D(i, j, k-1)$ 以外で、本実施形態に係る変調駆動処理部 11 に記憶されているデータは、前々回のフレーム $F R(k-2)$ の映像データ $D(i, j, k-2)$ と、前回のフレーム $F R(k-1)$ の映像データ $D(i, j, k-1)$ との比較結果を示すフラグ $F(k-1)$ だけであり、前々回の映像データ $D(i, j, k-1)$ を記憶する場合に比べて、記憶に必要な記憶容量を大幅に削減できる。特に、本実施形態では、フラグ $F(k-1)$ として、ディケイか否かの 2 値を記憶しているので、1 フラグあたり、1 ビットの容量で十分である。したがって、比較的小規模な回路で、上記白光りの発生を防止しながら、十分な応答速度で、画素 $P I X(i, j)$ を駆動できる。

【0110】

〔第 2 の実施形態〕

本実施形態では、前々回から前回への階調遷移がディケイであり、しかも、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が一定レベル以下であり、さらに、前回から今回への階調遷移がライズの場合に、残余の場合の階調遷移強調処理（通常処理）よりも、階調遷移を強調する度合いを弱める構成について説明する。

【 0 1 1 1 】

本実施形態に係る変調駆動処理部 1 1 a は、第 1 の実施形態に係る変調駆動処理部 1 1 と略同様の構成であるが、前回から今回への階調遷移がディケイの場合に、真を示すフラグを生成するフラグ生成回路 2 5 に代えて、前回から今回への階調遷移がディケイであり、しかも、現フレーム $FR(k)$ の映像データ $D(i,j,k)$ が予め定められた値以下の場合に、真を示すフラグを、現フレーム $FR(k)$ のフラグ $F(i,j,k)$ として生成するフラグ生成回路 2 5 a が設けられている。

【 0 1 1 2 】

上記構成では、第 1 の実施形態と同様に、前々回から前回への階調遷移がライズの場合や、前々回から前回への階調遷移がディケイであっても、前回から今回への階調遷移がディケイの場合は、通常処理する。また、前々回から今回への階調遷移がディケイ→ライズであり、しかも、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が上記値以下の場合は、現フレーム $FR(k)$ において、フラグメモリ 2 6 から読み出されるフラグ $F(i,j,k-1)$ が真なので、第 1 の実施形態と同様に、特別処理する。したがって、これらの場合は、第 1 の実施形態と同様に、上記白光りの発生を防止できる。この結果、高速に現フレーム $FR(k)$ の映像データ $D(i,j,k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 $PIX(i,j)$ の表示品位を良好に保つことができる。

【 0 1 1 3 】

さらに、本実施形態では、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が上記値を超えている場合は、前フレーム $FR(k-1)$ において、偽のフラグ F がフラグメモリ 2 6 に格納されている。したがって、前々回から今回への階調遷移がディケイ→ライズであったとしても、通常処理が行われる。

【 0 1 1 4 】

ここで、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が上記値を超えている場合には、前々回から前回への階調遷移において、画素 $PIX(i,j)$ が到達すべき輝度レベル $L(i,j,k-1)$ が比較的高い。さらに、到達すべき輝度レベル $L(i,j,k-1)$ が比較的高いため、変調の余地が十分にある。例えば、画素 $PIX(i,j)$ が 256 階調表示可能とするととき、階調レベル 32 へのディケイであれば、通常処理で最も階調遷移が強調されたとしても、31 階調分しかディケイを強調することができないが、階調レベル 128 へのディケイであれば、通常処理によって、ディケイをさらに 127 階調分強調するように変調できる。

【0115】

これらの結果、画素 $PIX(i,j)$ の応答速度が、以下のような速度、すなわち、映像データ $D(i,j,k-1)$ が上記値以下の場合には、前フレーム $FR(k-1)$ が終了しても、上記輝度レベル $L(i,j,k-1)$ にまで落ち込むことができないような速度であっても、上記値を超えている場合には、所望の輝度レベル $L(i,j,k-1)$ に到達している可能性が高い。

【0116】

したがって、本実施形態のように、前々回から今回への階調遷移がディケイ→ライズであったとしても、前フレーム $FR(k-1)$ の輝度レベルが上記値を超えている場合には、通常処理によって、階調遷移を特別処理のときよりも強調することにより、特別処理のときよりも、画素 $PIX(i,j)$ の応答速度を向上できる。なお、この場合は、現フレーム $FR(k)$ の開始時点において、画素 $PIX(i,j)$ の輝度レベルが、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が示す輝度レベル $L(i,j,k-1)$ に到達しているので、通常処理しても、白光りは発生しない。

【0117】

〔第3の実施形態〕

本実施形態では、前々回から前回への階調遷移がディケイであり、しかも、両者の差分信号が一定レベル以上であり、さらに、前回から今回への階調遷移がライズの場合に、残余の場合の階調遷移強調処理（通常処理）よりも、階調遷移を強調する度合いを弱める構成について説明する。

【0118】

本実施形態に係る変調駆動処理部 1 1 b は、第 1 の実施形態に係る変調駆動処理部 1 1 と略同様の構成であるが、前回から今回への階調遷移がディケイの場合に、真を示すフラグを生成するフラグ生成回路 2 5 に代えて、フラグ生成回路 2 5 b が設けられており、当該フラグ生成回路 2 5 b は、前回から今回への階調遷移がディケイであり、しかも、両者の差分信号のレベル（階調遷移の幅）が予め定められた値以上の場合に、真を示すフラグを、現フレーム $FR(k)$ のフラグ $F(i, j, k)$ として生成する。

【 0 1 1 9 】

上記構成では、第 1 の実施形態と同様に、前々回から前回への階調遷移がライズの場合や、前々回から前回への階調遷移がディケイであっても、前回から今回への階調遷移がディケイの場合は、通常処理する。また、前々回から今回への階調遷移がディケイ→ライズであり、しかも、前々回から前回への階調遷移の幅が上記値以上の場合には、現フレーム $FR(k)$ において、フラグメモリ 2 6 から読み出されるフラグ $F(i, j, k-1)$ が真なので、第 1 の実施形態と同様に、特別処理する。したがって、これらの場合は、第 1 の実施形態と同様に、上記白光りの発生を防止できる。この結果、高速に現フレーム $FR(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 $PIX(i, j)$ の表示品位を良好に保つことができる。

【 0 1 2 0 】

さらに、本実施形態では、前々回から前回への階調遷移の幅が上記値より小さい場合は、前フレーム $FR(k-1)$ において、偽のフラグ F がフラグメモリ 2 6 に格納される。したがって、前々回から今回への階調遷移がディケイ→ライズであったとしても、通常処理が行われる。

【 0 1 2 1 】

ここで、実質静止画とみなすことができるような映像信号 DAT が入力されている場合のように、各フレーム $FR(k)$ の映像データ $D(i, j, k)$ が略同じ値の場合に、前々回から今回への階調遷移がディケイ→ライズか否かのみを厳密に判定すると、通常処理で駆動される画素と、特別処理で駆動される画素とが混在し、実質静止画であるにも拘わらず、画像表示装置 1 の表示画像に表示ムラが発生し

てしまう。

【 0 1 2 2 】

ところが、本実施形態では、各フレーム $FR(k)$ の映像データ $D(i,j,k)$ が略同じ値の場合（差が上記値以下の場合）、前々回から今回への階調遷移がディケイ→ライズか否かに拘わらず、通常処理が行われる。したがって、実質静止画とみなすことができるような映像信号 DAT が入力されている場合であっても、上記の表示ムラが発生せず、画像表示装置 1 の表示品位を向上できる。

【 0 1 2 3 】

なお、前々回から前回への階調遷移の幅が上記値より小さい場合は、現フレーム $FR(k)$ の開始時点において、画素 $PIX(i,j)$ の輝度レベルが、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ が示す輝度レベル $L(i,j,k-1)$ に到達していることが見込まれる。また、上記値が十分小さければ、画素 $PIX(i,j)$ の応答速度が非常に遅く、上記輝度レベル $L(i,j,k-1)$ に到達していなかったとしても、実際の輝度レベルと上記輝度レベル $L(i,j,k-1)$ との誤差が少ない。したがって、これらの場合に通常処理しても白光りが発生しない。

【 0 1 2 4 】

〔第 4 の実施形態〕

本実施形態では、前々回から前回への階調遷移がディケイであり、しかも、両者の差分信号レベルが表示階調の平均輝度レベルの略定数倍以上であり、さらに、前回から今回への階調遷移がライズの場合に、残余の場合の階調遷移強調処理（通常処理）よりも、階調遷移を強調する度合いを弱める構成について説明する。

【 0 1 2 5 】

本実施形態に係る変調駆動処理部 11c は、第 1 の実施形態に係る変調駆動処理部 11 と略同様の構成であるが、前回から今回への階調遷移がディケイの場合に、真を示すフラグを生成するフラグ生成回路 25 に代えて、フラグ生成回路 25c が設けられており、当該フラグ生成回路 25c は、前回から今回への階調遷移がディケイであり、しかも、両者の差分信号のレベル（階調遷移の幅）が表示階調の平均輝度レベルの略定数倍以上の場合に、真を示すフラグを、現フレーム

$FR(k)$ のフラグ $F(i,j,k)$ として生成する。

【0126】

本実施形態では、一例として、画像表示装置 1 が表示する画像全体の平均輝度レベルに応じて、差分信号を弁別するレベルを変更しており、差分信号のレベルが、画像全体の平均輝度レベルの定数倍以上であり、しかも、前回から今回への階調遷移がディケイの場合に、フラグ $F(i,j,k)$ を真に設定する。

【0127】

上記構成では、第 1 の実施形態と同様に、前々回から前回への階調遷移がライズの場合や、前々回から前回への階調遷移がディケイであっても、前回から今回への階調遷移がディケイの場合は、通常処理する。また、前々回から今回への階調遷移がディケイ→ライズであり、しかも、前々回から前回への階調遷移の幅が上記表示階調の平均輝度レベルの略定数倍以上の場合は、現フレーム $FR(k)$ において、フラグメモリ 26 から読み出されるフラグ $F(i,j,k-1)$ が真なので、第 1 の実施形態と同様に、特別処理する。したがって、これらの場合は、第 1 の実施形態と同様に、上記白光りの発生を防止できる。この結果、高速に現フレーム $FR(k)$ の映像データ $D(i,j,k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 $PIX(i,j)$ の表示品位を良好に保つことができる。

【0128】

さらに、本実施形態では、前々回から前回への階調遷移の幅が上記表示階調の平均輝度レベルの略定数倍より小さい場合は、前フレーム $FR(k-1)$ において、偽のフラグ F がフラグメモリ 26 に格納される。したがって、前々回から今回への階調遷移がディケイ→ライズであったとしても、通常処理が行われる。

【0129】

上記構成では、前々回から今回への階調遷移がディケイ→ライズの場合において、特別処理される画素 $PIX(i,j)$ の数と、通常処理される画素 $PIX(i,j)$ の数とは、表示階調の平均輝度レベルに応じて設定される。したがって、特別処理で駆動される画素 $PIX(i,j)$ が占める表示面積を、画像表示装置 1 の表示画面の面積に対して、予め定められた比率以下に抑えることができる。

【0130】

この結果、以下の不具合、すなわち、特別処理によって、階調遷移の強調を抑えた結果、画素 $P I X(i, j)$ の輝度レベルが低くなり、それにより画面が全般的に暗くなりがちであるという不具合、あるいは、階調遷移の強調を抑えた結果、画素 $P I X(i, j)$ の応答速度が低下するという不具合を使用者に認識させることなく、特別処理による白光りの抑制によって、表示品質を向上させることができる。

【0131】

なお、ある絵柄に対して、カメラワーク、ユーザーによる輝度設定、外光による自動輝度調整などによって、絵柄の全体輝度レベルが圧縮される場合がある。ここで、同じ絵柄であれば、そのときの平均階調遷移は、全体の輝度レベルに左右される。一方、液晶の応答は、一般に輝度差（電圧差）が小さいと応答が遅くかつ制御しにくいので、特別処理によって変調の度を調整する方が望ましい階調遷移の割合が増加する。したがって、本実施形態のように、前回から今回への階調遷移がディケイであっても、平均輝度レベルに応じて、真のフラグ格納するか否かを変更する構成によって、上記不具合を使用者に認識させることなく、特別処理による白光りの抑制によって、表示品質を向上させることができる。

【0132】

〔第5の実施形態〕

本実施形態では、前々回から前回への階調遷移がディケイであり、しかも、前々フレーム $F R(k-2)$ の映像データ $D(i, j, k-2)$ の定数倍と、前フレーム $F R(k-1)$ の映像データ $D(i, j, k-1)$ との差が予め定める値以上であり、さらに、前回から今回への階調遷移がライズの場合に、残余の場合の階調遷移強調処理（通常処理）よりも、階調遷移を強調する度合いを弱める構成について説明する。

【0133】

本実施形態に係る変調駆動処理部 11d は、第1の実施形態に係る変調駆動処理部 11 と略同様の構成であるが、前回から今回への階調遷移がディケイの場合に、真を示すフラグを生成するフラグ生成回路 25 に代えて、フラグ生成回路 25d が設けられており、当該フラグ生成回路 25d は、前回から今回への階調遷

移がディケイであり、しかも、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ の定数倍と現フレーム $FR(k)$ の映像データ $D(i,j,k)$ との差が予め定められた値以上の場合に、真を示すフラグを、現フレーム $FR(k)$ のフラグ $F(i,j,k)$ として生成する。

【 0 1 3 4 】

なお、本実施形態では、容易に演算できるように、上記定数倍の例として $1/2$ 倍を採用している。また、上記値は、各映像データ $D(i,j,k)$ が 8 ビット (256 階調) で表現されるとき、4 ~ 16 程度が好ましい。

【 0 1 3 5 】

上記構成では、第 1 の実施形態と同様に、前々回から前回への階調遷移がライズの場合や、前々回から前回への階調遷移がディケイであっても、前回から今回への階調遷移がディケイの場合は、通常処理する。また、前々回から今回への階調遷移がディケイ→ライズであり、しかも、前々フレーム $FR(k-2)$ の映像データ $D(i,j,k-2)$ の定数倍と前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ との差が予め定められた値以上の場合は、現フレーム $FR(k)$ において、フラグメモリ 26 から読み出されるフラグ $F(i,j,k-1)$ が真なので、第 1 の実施形態と同様に、特別処理する。したがって、これらの場合は、第 1 の実施形態と同様に、上記白光りの発生を防止できる。この結果、高速に現フレーム $FR(k)$ の映像データ $D(i,j,k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 $PIX(i,j)$ の表示品位を良好に保つことができる。

【 0 1 3 6 】

さらに、本実施形態では、前々フレーム $FR(k-2)$ の映像データ $D(i,j,k-2)$ の定数倍と前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ との差が予め定められた値よりも小さい場合は、前フレーム $FR(k-1)$ において、偽のフラグ F がフラグメモリ 26 に格納される。したがって、前々回から今回への階調遷移がディケイ→ライズであったとしても、通常処理が行われる。

【 0 1 3 7 】

上記構成では、前々フレーム $FR(k-2)$ の映像データ $D(i,j,k-2)$ の定数倍と前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ との差が予め定められた値以上

か否かによって、前々回から今回への階調遷移がディケイ→ライズの場合に、特別処理で駆動されるか否かが決定されるので、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ がより低い階調を示している画素 $PIX(i,j)$ 程、すなわち、前々回から前回への階調遷移において、十分に輝度レベルが落ちきっていない可能性が高い画素 $PIX(i,j)$ 程、特別処理で駆動される可能性が高い。

【 0 1 3 8 】

したがって、上述した不具合、すなわち、特別処理の頻発によって画面が全般的に暗くなりがちであるという不具合、あるいは、階調遷移の強調を抑えた結果、画素 $PIX(i,j)$ の応答速度が低下するという不具合を、使用者に認識させることなく、白光りの発生を効果的に抑制でき、表示品質を向上させることができる。

【 0 1 3 9 】

なお、上記では、前回から今回への階調遷移がディケイであり、しかも、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ の定数倍と現フレーム $FR(k)$ の映像データ $D(i,j,k)$ との差が予め定められた値以上の場合に、真を示すフラグを、現フレーム $FR(k)$ のフラグ $F(i,j,k)$ として生成する構成を例にして説明したが、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ と現フレーム $FR(k)$ の定数倍（例えば、2 倍）との差が予め定められた値以上で、しかも、前回から今回への階調遷移がディケイの場合に、真を示すフラグを格納してもよい。いずれの場合であっても、現フレーム $FR(k)$ の映像データ $D(i,j,k)$ の寄与が大きくなるように、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ と現フレーム $FR(k)$ の映像データ $D(i,j,k)$ とに重みを付けた後、それらの差が予め定められた値以上になり、しかも、前回から今回への階調遷移がディケイの場合に、真を示すフラグを格納すれば同様の効果が得られる。

【 0 1 4 0 】

〔第 6 の実施形態〕

ところで、上記第 1 ないし第 5 の実施形態では、特別処理の場合に、通常処理で変調した電圧波形 V_m と変調しない場合の電圧波形 V_o とを平均した波形 V_x を画素 $PIX(i,j)$ に印加する構成について説明したが、本実施形態では、特別

処理の場合に、通常処理よりも変調の度合いの少ない電圧波形 V_x として、変調しない電圧波形 V_o を印加する構成について説明する。なお、この構成は、上記第 1 ないし第 5 の実施形態のいずれにも適用できるが、以下では、一例として、第 1 の実施形態に適用する場合について説明する。

【0141】

具体的には、図 7 に示すように、本実施形態に係る変調駆動処理部 11e では、図 1 に示す特別処理部 23 が省略されており、出力信号生成回路 24 は、特別処理が指示された場合、現フレーム $FR(k)$ の映像データ $D(i, j, k)$ に基づいて、現フレーム $FR(k)$ の最初の期間 T_1 から、当該映像データ $D(i, j, k)$ が示すレベルの電圧 $V(i, j, k)$ を画素 $PIX(i, j)$ に印加するための出力信号 $O(i, j, k)$ を出力する。これにより、画素 $PIX(i, j)$ には、図 8 に示すように、現フレーム $FR(k)$ の最初の期間 T_1 から最後の期間 T_2 まで、当該映像データ $D(i, j, k)$ が示すレベルの電圧 $V(i, j, k)$ が印加される。

【0142】

当該構成でも、特別処理によって、画素 $PIX(i, j)$ には、通常処理よりも変調の少ない電圧波形が印加される。したがって、上記各実施形態と同様に、高速に現フレーム $FR(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、白光りの発生を防止でき、画素 $PIX(i, j)$ の表示品位を良好に保つことができる。

【0143】

また、本実施形態では、特別処理部 23 自体が省略されており、最初の期間 T_1 から、映像データ $D(i, j, k)$ が示すレベルの電圧 $V(i, j, k)$ を画素 $PIX(i, j)$ に印加するので、さらに回路規模の小さな変調駆動処理部 11f を実現できる。

【0144】

〔第 7 の実施形態〕

本実施形態では、特別処理の場合に、通常処理よりも変調の度合いの少ない電圧波形のさらに他の例として、通常処理で変調した階調レベルと変調しない階調レベルとを一定の比率で内分した階調レベルに基づいて、画素へ印加する電圧波

形 V_x を生成する構成について説明する。なお、この構成も、上記第 1 ないし第 5 の実施形態のいずれにも適用できるが、以下では、一例として、第 1 の実施形態に適用する場合について説明する。

【0145】

具体的には、本実施形態に係る変調駆動処理部 11f では、図 1 に示すように、第 1 ないし第 5 の実施形態に係る特別処理部 23 に代えて、特別処理部 23f が設けられており、当該特別処理部 23f は、通常変調処理部 22 の出力と現フレーム $FR(k)$ の映像データ $D(i, j, k)$ とを予め定められた比率で内分した値を出力している。なお、内分する際の比率は、白光りが発生しない範囲で、できるだけ、変調の度合いが高くなるように設定されている。

【0146】

上記構成では、特別処理が指示された場合、図 9 に示すように、画素 $PIX(i, j)$ には、期間 $T1$ において、通常処理において、画素 $PIX(i, j)$ に印加される電圧レベルに対応する階調レベルと、映像データ $D(i, j, k)$ が示す電圧レベル $V(i, j, k)$ に対応する階調レベルとを上記比率で内分した階調レベルに応じた電圧 $V1(i, j, k)$ が印加される。

【0147】

当該構成でも、特別処理によって、画素 $PIX(i, j)$ には、通常処理よりも変調の少ない電圧波形が印加される。したがって、上記各実施形態と同様に、高速に現フレーム $FR(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、白光りの発生を防止でき、画素 $PIX(i, j)$ の表示品位を良好に保つことができる。

【0148】

なお、上記では、階調レベルを内分する構成について説明したが、電圧レベル自体を内分する構成でも、変調の程度を抑制できるので、略同様の効果が得られる。ただし、実際の電圧で一定一定比率の信号を生成しようとする、かなりの付加回路が必要となる。モジュールが変わった場合でも付加回路の動作を変更しにくいため、他のモジュールへ適用するときの自由度が少なくなってしまう。したがって、実際に電圧をある比率で変動させるのではなく、本実施形態のように

、階調レベル（0～255というようなデジタル値）で制御する方が、変調駆動処理部（11f…）の回路構成を簡略化できると共に、変調駆動処理部を他のモジュールへ適用する際の汎用性を向上できる。

【0149】

〔第8の実施形態〕

ところで、第7の実施形態に係る変調駆動処理部11fにおいて、最適な内分比率は、種々の条件（例えば、温度など）によって変化する。本実施形態では、条件が変化しても、その条件に応じた比率で内分した階調レベルに基づく電圧波形 V_x を画素PIX(i,j)に印加可能な構成について説明する。なお、条件としては、種々の条件が考えられるが、液晶の応答速度に影響を与えやすいため、上記比率に影響を及ぼしやすい条件として、温度を条件とする構成を例にして説明する。

【0150】

具体的には、本実施形態に係る変調駆動処理部11gは、第7の実施形態に係る変調駆動処理部11fと略同様の構成であるが、図10に示すように、さらに、温度センサ12が追加されている。また、特別処理部23fに代えて設けられた特別処理部23gは、温度センサ12からの温度情報に応じた比率で、通常処理時の電圧波形 V_m を示す階調レベルと変調しない場合の電圧波形 V_o を示す階調レベルとを内分した階調レベルに応じた電圧波形 V_x を画素PIX(i,j)に印加するためのデータを出力する。

【0151】

ここで、温度情報と内分比率との関係は、線形の関係ではなく、式で表現することが難しい。したがって、本実施形態に係る特別処理部23gでは、各温度情報に対応する内分比率が予め格納されたLUTを用意し、温度センサ12から与えられた温度情報に応じた内分比率を、当該LUTから読み出している。これにより、複雑な近似式で近似する場合よりも少ない回路規模で、各温度情報に応じた内分比率を取得している。

【0152】

このように、本実施形態では、条件を検出するセンサ（温度センサ12）を設

け、当該条件が変化しても、その条件に応じた比率で内分された階調レベルに基づいて生成した電圧波形 V_x を画素 $P I X(i, j)$ に印加している。したがって、いずれの条件であっても、白光りが発生しない範囲で、できるだけ、変調の度合いが高くなるような内分比率の階調レベルに基づいて、電圧波形 V_x を生成できる。この結果、上述した不具合、すなわち、特別処理の頻発によって画面が全般的に暗くなりがちであるという不具合、あるいは、階調遷移の強調を抑えた結果、画素 $P I X(i, j)$ の応答速度が低下するという不具合を、使用者に認識させることなく、白光りの発生を効果的に抑制でき、表示品質を向上させることができる。

【 0 1 5 3 】

〔第 9 の実施形態〕

ところで、上記第 1 ないし第 5、第 7 および第 8 の実施形態では、特別処理部 (23・23f・23g) が、演算によって、期間 T_1 に画素 $P I X(i, j)$ へ印加する電圧 $V_1(i, j, k)$ を示すデータを導出している。これに対して、本実施形態では、上記電圧 $V_1(i, j, k)$ を示すデータを、LUT を用いて導出する構成について説明する。なお、上記各実施形態のいずれにも適用できるが、以下では、説明の便宜上、第 1 の実施形態に適用した場合を例にして説明する。

【 0 1 5 4 】

すなわち、本実施形態に係る変調駆動処理部 11h は、図 11 に示すように、図 1 に示す特別処理部 23 に代えて、特別処理部 23h を備えている。当該特別処理部 23h は、LUT であって、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ と現フレーム $FR(k)$ の映像データ $D(i, j, k)$ との組み合わせ、それぞれについて、特別処理の場合に出力すべきデータが記憶されている。これにより、上記両映像データ $D(i, j, k-1)$ および $D(i, j, k)$ が入力されると、特別処理部 23h は、それらに応じたデータを出力信号生成回路 24 へ出力でき、画素 $P I X(i, j)$ に特別処理時の電圧波形 V_x を印加させることができる。

【 0 1 5 5 】

本実施形態では、特別処理部 23h が LUT によって実現されているので、通常変調処理部 22 の出力を参照しても、上記各組み合わせに対応するデータを高

精度に近似する式を少ない規模の回路で演算できない場合であっても、何ら支障なく、上記両映像データ $D(i, j, k-1)$ および $D(i, j, k)$ が入力されたときに当該組み合わせに応じたデータを高精度に出力可能な特別処理部 23h を、小規模な回路で実現でき、より自由度の高い特別処理を実施できる。

【0156】

なお、上記では、特別処理用と通常処理用との双方に 1 枚ずつ LUT を設け、発動判定処理部 27 からの指示に応じて切り換える場合を例に説明したが、例えば、温度毎に複数ずつの LUT を設けてもよいし、パネル毎に LUT の内容を変更してもよい。また、特別処理部を LUT で実現した場合は、フラグ $F(i, j, k-1)$ が真であるにも拘わらず、発動判定処理部が通常処理を指示するような、LUT への入力の組み合わせに対応して、通常処理時の内容と同じ値を記憶することによって、発動判定処理部の判定の一部または全部を無効にできる。したがって、さらに、変調駆動処理部の回路構成を簡略化できる。

【0157】

〔第 10 の実施形態〕

ところで、上記第 1 ないし第 9 の実施形態では、フラグ $F(i, j, k-1)$ が真という条件に加えて、現フレーム $FR(k)$ および前フレーム $FR(k)$ の映像データ $D(i, j, k-1)$ および映像データ $D(i, j, k)$ の階調範囲が、以下の範囲、すなわち、階調遷移がライズとなる範囲にあるという条件が成立するときに、特別処理を実施させる場合について説明した。

【0158】

これに対して、以下では、他の階調範囲として、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が予め定める階調レベル以下という条件が成立したときに、特別処理を実施させる構成について説明する。なお、本構成は、上記各実施形態のいずれにも適用できるが、以下では、説明の便宜上、第 1 の実施形態に適用した場合を例にして説明する。

【0159】

すなわち、本実施形態に係る変調駆動処理部 11i では、図 1 に示すように、発動判定処理部 27 に代えて、発動判定処理部 27i が設けられており、当該発

動判定処理部 2 7 i は、フラグ $F(i, j, k-1)$ が真であり、しかも、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が予め定める階調レベル以下の場合に、特別処理を実施させる。本実施形態では、上記階調レベルの一例として、各映像データが 8 ビット (2 5 6 階調) で表現されるとき、1 2 8 階調あるいは 9 6 階調が設定されている。

【0 1 6 0】

当該構成では、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が予め定める階調レベル以下であり、フラグ $F(i, j, k-1)$ が真の場合、発動判定処理部 2 7 i は、特別処理で画素 $P I X(i, j)$ を駆動させる。したがって、当該画素 $P I X(i, j)$ 、すなわち、前々回から前回への階調遷移において、十分に輝度レベルが落ちきっていない可能性が高い画素 $P I X(i, j)$ 、すなわち、通常処理で駆動すると、白光りが発生する可能性が高い画素 $P I X(i, j)$ は、通常処理よりも階調遷移強調の度合いが少ない電圧波形で駆動される。この結果、白光りの発生を防止でき、画像表示装置 1 の表示品位を良好に保つことができる。

【0 1 6 1】

一方、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が予め定める階調レベルを超えている場合、発動判定処理部 2 7 i は、フラグ $F(i, j, k-1)$ の値に拘わらず、通常処理で画素 $P I X(i, j)$ を駆動させる。したがって、当該画素 $P I X(i, j)$ 、すなわち、前々回から前回への階調遷移において、十分に輝度レベルが落ちきっている可能性が高く、通常処理で駆動しても白光りが発生する可能性が低い画素 $P I X(i, j)$ は、通常処理で駆動される。この結果、当該画素 $P I X(i, j)$ に対しても特別処理を行う構成とは異なり、上述した不具合、すなわち、特別処理の頻発によって画面が全般的に暗くなりがちであるという不具合、あるいは、階調遷移の強調を抑えた結果、画素 $P I X(i, j)$ の応答速度が低下するという不具合を、使用者が認識することを防止できる。これらの結果、高速に現フレーム $FR(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 $P I X(i, j)$ の表示品位を良好に保つことができる。

【0 1 6 2】

また、上記構成では、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が予め定める階調レベルを超えている場合、通常処理させている。ここで、映像データ $D(i, j, k-1)$ が予め定める階調レベルを超えている場合、通常処理による階調遷移の強調量が比較的少なく、通常処理で画素 $PIX(i, j)$ を駆動したときの輝度レベルと、変調せずに画素 $PIX(i, j)$ を駆動したときの輝度レベルとの差が少ない。したがって、特別処理部が LUT で実現されており、回路規模の削減が強く求められるときには、フラグ $F(i, j, k-1)$ が真であっても、このような場合を特別処理の対象から外すことによって、特別処理の対象に含める場合よりも回路規模を削減できる。例えば、画素 $PIX(i, j)$ が 256 階調表示可能であり、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が 128 階調レベル以上のとき特別処理しないとすれば、全階調レベルのときに特別処理する場合の $1/2$ サイズの LUT で特別処理部を実現できる。

【0163】

なお、上記では、特別処理を実施させるための条件の 1 つとして、階調範囲が、以下の範囲、すなわち、階調遷移がライズとなる範囲にあるという条件、あるいは、前フレーム $FR(k-1)$ の映像データ $D(i, j, k-1)$ が予め定める階調レベル以下という条件を説明したが、前々回から前回への階調遷移において、十分に輝度レベルが落ちきっている可能性が高く、通常処理で駆動しても白光りが発生する可能性が低い画素 $PIX(i, j)$ に対する特別処理を抑制できれば、他の条件であっても、略同様の効果が得られる。

【0164】

〔第 11 の実施形態〕

ところで、上記第 1 ないし第 10 の実施形態では、発動判定処理部 27 (27i) が階調に関する条件を判定する際、演算によって、判定している場合を例にして説明したが、 LUT を参照してもよい。なお、本構成は、上記各実施形態のいずれにも適用できるが、以下では、説明の便宜上、第 1 の実施形態に適用した場合を例にして説明する。

【0165】

具体的には、本実施形態に係る変調駆動処理部 11j は、発動判定処理部 27

に代えて、発動判定処理部 27j を備えている。当該発動判定処理部 27j は、LUT であって、判定の基準となるデータ（それらの組み合わせ）毎に、特別処理か否かを示すデータが記憶されている。例えば、階調範囲内か否かの判定に、前フレーム FR(k-1) の映像データ D(i,j,k-1) および現フレーム FR(k) の映像データ D(i,j,k) が必要な場合は、両者の組み合わせ毎に、特別処理か否かを示すデータが記憶され、判定基準となるデータが入力されると、それに応じて、特別処理か否かを示すデータが出力される。なお、両者の一方のみで、階調範囲内か否かを判定できる場合は、必要な方の値毎に、特別処理か否かを示すデータが記憶される。

【0166】

当該構成では、判定基準となるデータから特別処理か否かを判定する際の演算が、小規模の回路で実現できない場合であっても、何ら支障なく、判定基準となるデータから、特別処理か否かを示すデータを出力可能な発動判定処理部 27j を、小規模な回路で実現できる。したがって、より自由に特別処理か否かを選択でき、本当に必要な階調範囲でのみ、特別処理を実施させることができる。

【0167】

この結果、上述した不具合、すなわち、特別処理の頻発によって画面が全般的に暗くなりがちであるという不具合、あるいは、階調遷移の強調を抑えた結果、画素 PIX(i,j) の応答速度が低下するという不具合を、使用者に認識させることなく、白光りの発生を効果的に抑制でき、表示品質を向上させることができる。したがって、高速に現フレーム FR(k) の映像データ D(i,j,k) が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 PIX(i,j) の表示品位を良好に保つことができる。

【0168】

〔第12の実施形態〕

ところで、上記各実施形態では、真か偽かを示す、1ビットのフラグ F(i,j,k-1) がフラグメモリに格納されている場合を例にして説明したが、複数ビットのフラグを記憶してもよい。なお、本構成は、上記各実施形態のいずれにも適用できるが、以下では、説明の便宜上、第1の実施形態に適用した場合を例にして説

明する。

【 0 1 6 9 】

本実施形態に係る変調駆動処理部 1 1 k では、出力信号生成回路 2 4、フラグ生成回路 2 5、フラグメモリ 2 6 および発動判定処理部 2 7 が複数ビット対応の部材 2 4 k ・ 2 5 k ・ 2 6 k および 2 7 k に変更されており、出力信号生成回路 2 4 k は、複数段階の特別処理を実施できる。また、フラグ生成回路 2 5 k は、前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ および現フレーム $FR(k)$ の映像データ $D(i,j,k)$ に基づいて、特別処理を実施する際、いずれの段階の特別処理を実施するか、および、特別処理を実施しないかを示すフラグを生成し、現フレーム $FR(k)$ のフラグ $F(i,j,k)$ として、フラグメモリ 2 6 k に記憶させる。

【 0 1 7 0 】

本実施形態では、2ビットのフラグ $F(i,j,k-1)$ が記憶されており、出力信号生成回路 2 4 k は、最も階調遷移を強調する度合いを弱めた第 1 段階、通常処理には及ばないものの、他の段階に比べると、階調遷移を強調する度合いが強い第 3 段階、および、両者の中間の第 2 段階の 3 段階の強調処理を実施できる。なお、上記フラグ $F(i,j,k-1)$ が、特別処理の不実施を示している場合は、出力信号生成回路 2 4 k は、他の条件に拘わらず、通常処理で画素 $PIX(i,j)$ を駆動する。

【 0 1 7 1 】

上記構成では、前々フレーム $FR(k-2)$ の映像データ $D(i,j,k-2)$ と前フレーム $FR(k-1)$ の映像データ $D(i,j,k-1)$ との比較結果が複数ビットのフラグとして記憶され、画素 $PIX(i,j)$ は、通常処理、または、当該フラグが示す段階の特別処理で駆動される。

【 0 1 7 2 】

したがって、特別処理が単一段階の場合に比べて、画素 $PIX(i,j)$ を駆動するときの階調遷移強調の程度へ、上記両映像データ $D(i,j,k-1)$ および $D(i,j,k)$ の比較結果を、よりの確に反映させることができる。なお、この場合であっても、フラグの記憶容量は、前々回の映像データ $D(i,j,k-2)$ よりも小さいので、比較的小規模な回路で、変調駆動処理部 1 1 k を実現できる。

【 0 1 7 3 】

〔第 1 3 の実施形態〕

本実施形態では、フラグ生成回路 2 5 k に代えてフラグ生成回路 2 5 m が設けられており、当該フラグ生成回路 2 5 m は、前フレーム $FR(k-1)$ にフラグメモリ 2 6 k に記憶したフラグ $F(i, j, k-1)$ が、いずれかの段階を示しており、しかも、画像が静止画と判定される場合、現フレーム $FR(k)$ のフラグ $F(i, j, k)$ として、フラグ $F(i, j, k-1)$ よりも弱い段階（より階調遷移強調の度合いが強い段階）の特別処理を示すフラグをフラグメモリ 2 6 k に記憶する。

【 0 1 7 4 】

なお、フラグ生成回路 2 5 k は、例えば、前フレーム $FR(k-1)$ から現フレーム $FR(k)$ への階調変化が、あるノイズレベル以下に収まっている場合に静止画と判定するなどして、静止画か否かを判定する。

【 0 1 7 5 】

ここで、3 つ前から前回への階調遷移がディケイ→静止の場合、3 つ前から前々回への階調遷移において、画素 $PIX(i, j)$ の輝度レベルが、ある程度低下していないと、前々回から前回への階調遷移でも、画素 $PIX(i, j)$ の輝度レベルが、十分に輝度レベルが落ちきっていないことがある。この場合に、前回から今回への階調遷移がライズであり、現フレーム $FR(k)$ において、通常処理で当該画素 $PIX(i, j)$ を駆動すると、前々回から今回への階調遷移がディケイ→ライズの場合よりも白光りの程度は小さいものの、画素 $PIX(i, j)$ の輝度レベルが、映像データ $D(i, j, k)$ の示す輝度レベルを超え、白光りが発生する虞れがある。

【 0 1 7 6 】

これに対して、本実施形態では、前フレーム $FR(k-1)$ にフラグメモリ 2 6 k に記憶したフラグ $F(i, j, k-1)$ が、いずれかの段階を示しており、しかも、画像が静止画と判定される場合、現フレーム $FR(k)$ のフラグ $F(i, j, k)$ として、フラグ $F(i, j, k-1)$ よりも弱い段階（より階調遷移強調の度合いが強い段階）の特別処理を示すフラグが、フラグメモリ 2 6 k に記憶される。したがって、静止画の状態がなかった場合に、特別処理が必要になるような階調遷移であれば、静止

画の状態がない場合よりも、よりも弱い段階（より階調遷移強調の度合いが強い段階）の特別処理が行われる。この結果、静止画の状態が間に入っている、白光りの発生を防止できる。

【0177】

なお、画像表示装置1が、特別処理に余り大きなシステムリソースを割くことができず、複数の処理を記述できない場合は、ディケイの不足応答が解決するまで、同じ処理を行ってもよい。一例として、階調遷移を強調する変調を抑制する度合いの強い方から、3、2、1段階の特別処理を示すフラグを記憶できるとすると、あるディケイの階調遷移に対して、3のフラグを立て、静止状態が続く度にフラグを3→2→1→0と変化させると共に、フラグが1から3のときにライズの階調遷移が発生した場合、代表処理として、例えば、3のフラグに対応する特別処理を行う。この例の場合、フラグ2および1のときにライズの階調遷移が発生すると、応答が足りなくなることが多いが、通常処理によって白光大るよりも表示品位を向上できる。なお、上記では、3のフラグに対応する特別処理を代表処理とした場合を例にして説明したが、1のフラグに対応する特別処理を代表処理としても白光りの発生が許容範囲内である場合は、1のフラグに対応する特別処理を代表処理とするなど、他のフラグに対応する特別処理を代表処理としてもよい。

【0178】

〔第14の実施形態〕

ところで、上記第1ないし第13の実施形態では、通常処理による誤変調によって発生する白光大りを抑制するために、前々回から前回へのディケイの階調遷移によって十分に輝度レベルが落ちきっていない可能性が高い画素 $P I X(i, j)$ を、通常処理よりも階調遷移強調の度合いが弱い特別処理で駆動する構成について説明した。

【0179】

これに対して、本実施形態では、誤変調による他の不具合として、前々回から前回へのライズの階調遷移によって画素 $P I X(i, j)$ の輝度レベルが十分に上がりきっておらず、しかも、次の階調遷移がライズの場合に、画素 $P I X(i, j)$ が

黒く沈んで表示されるという不具合の発生を防止するために、前々回から前回へのライズの階調遷移によって画素 $P I X(i, j)$ の輝度レベルが十分に上がりきっていない可能性が高い画素 $P I X(i, j)$ を、通常処理よりも階調遷移強調の度合いが弱い特別処理で駆動する構成について説明する。

【 0 1 8 0 】

なお、当該構成は、レベル判定の正負を逆転し、階調遷移のディケイとライズとを交換すれば、上述の各実施形態のいずれにも適用できるが、以下では、第 1 2 の実施形態に適用し、黒沈みを防止するための特別処理と、白光りの防止するための特別処理との双方を実施可能な構成を例にして説明する。

【 0 1 8 1 】

すなわち、本実施形態では、上記複数ビットのフラグのうち、少なくとも 1 つの値を、前々回から前回へのライズの階調遷移においてライズが足りない状態、すなわち、当該階調遷移によって十分に輝度レベルが上がっていない状態に割り当てている。

【 0 1 8 2 】

具体的には、本実施形態に係る変調駆動処理部 1 1 n において、フラグ生成回路 2 5 m に代えて設けられたフラグ生成回路 2 5 n は、前フレーム $F R(k-1)$ の映像データ $D(i, j, k-1)$ 、現フレーム $F R(k)$ の映像データ $D(i, j, k)$ を比較して、階調遷移がライズであれば、現フレーム $F R(k)$ のフラグ $F(i, j, k)$ として、ライズを示す値をフラグメモリ 2 6 k に記憶させる。

【 0 1 8 3 】

また、発動判定処理部 2 7 は、前フレーム $F R(k-1)$ において、フラグメモリ 2 6 k に記憶されたフラグ $F(i, j, k-1)$ がライズを示す値であり、しかも、前回から今回への階調遷移がディケイの場合、特別処理を出力信号生成回路 2 4 k へ指示する。

【 0 1 8 4 】

当該構成では、前々回から今回への階調遷移がライズ→ディケイの場合、通常処理よりも階調遷移強調の度合いが少ない特別処理で画素 $P I X(i, j)$ を駆動する。したがって、前々回から今回への階調遷移がライズ→ディケイであり、通常

処理で画素 $P I X(i, j)$ を駆動すると、図 1 3 に示すように、ライズの不足によって画素 $P I X(i, j)$ が黒く沈んで表示される場合に、黒沈みの発生を防止できる。この結果、高速に現フレーム $F R(k)$ の映像データ $D(i, j, k)$ が示す輝度レベルへ移行できるにも拘わらず、比較的小規模な回路で、画素 $P I X(i, j)$ の表示品位を良好に保つことができる。

【 0 1 8 5 】

特に、本実施形態では、フラグが取り得る値のうち、ライズを示す値以外の値は、第 1 2 の実施形態と同様に、いずれの特別処理も不要であるか、および、特別処理を行う場合、いずれの特別処理を行うべきかに割り当てられている。したがって、第 1 2 の実施形態と同様に、小規模の回路で、白光りの発生防止と、応答速度向上との双方を実現できる。

【 0 1 8 6 】

なお、上記第 1 ないし第 1 4 の実施形態では、映像データがフィールド単位で伝送される場合について説明したが、これに限るものではなく、フレーム単位で伝送されていてもよい。ただし、映像データがフィールド単位で伝送され、画像表示装置 1 が、擬似倍速処理、すなわち、現フィールドを構成する各水平ラインの画像を、各水平ラインに隣接する水平ラインにも複写して表示したり、フィールド内で補間（平均など）して表示したりするなどの処理を行っている場合、両フィールド間のエッジ部分において、ライズの階調遷移とディケイの階調遷移とが繰り返し発生する。したがって、上記各実施形態の構成によって、ディケイ→ライズの階調遷移に起因する白光りの発生を抑えると、特に効果が大きい。

【 0 1 8 7 】

また、上記各実施形態では、垂直配向モードかつノーマリブラックモードの液晶セルを表示素子として用いた場合を例にして説明したが、これに限るものではない。応答速度が遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回への階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生する表示素子であれば、略同様の効果が得られる。

【 0 1 8 8 】

ただし、垂直配向モードかつノーマリブラックモードの液晶セルは、ディケイ

の階調遷移に対する応答速度がライズの場合に比べて遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回へのディケイの階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生しやすい。したがって、上記各実施形態の構成によって、ディケイ→ライズの階調遷移に起因する白光りの発生を抑えると、特に効果が大きい。

【0189】

また、図2では、2つの期間 $T_1 \cdot T_2$ に分ける場合を図示しているが、これに限るものではなく、3以上の期間に分けてもよい。ただし、2つの期間に分けた場合は、最初の期間 T_1 で階調遷移を強調するように駆動した後、次の期間 T_2 では、現フレーム $FR(k)$ の映像データ $D(i,j,k)$ に応じた電圧を印加するだけであり、特別処理の可否を判定するためのフラグ $F(i,j,k-1)$ や、前フレーム $FR(k-1)$ の映像データ $D(i,j,k)$ の参照が不要である。したがって、フラグ $F(i,j,k-1)$ や、前フレーム $FR(k-1)$ の映像データ $D(i,j,k)$ を記憶していた記憶領域を、現フレーム $FR(k)$ のフラグ $F(i,j,k)$ および映像データ $D(i,j,k)$ の記憶に割くことができ、変調駆動処理部に必要な記憶容量を削減できる。

【0190】

さらに、上記各実施形態では、1垂直期間を複数の期間に分割し、最後の期間には、現フレーム $FR(k)$ の映像データ $D(i,j,k)$ に応じたレベルの電圧 $V(i,j,k)$ を画素 $PIX(i,j)$ に印加する場合を例にして説明したが、階調遷移を強調した電圧 $V_1(i,j,k)$ を画素 $PIX(i,j)$ に印加できれば、1垂直期間を複数の期間に分割しなくてもよい。

【0191】

例えば、フィールドに分割する場合、各変調駆動処理部(11、11a～11n)は、例えば、制御回路5へ印加する信号を制御するなどして、図4、図5、図6、図8および図9において、上記期間 T_1 、 T_2 が各フィールド期間となるように、各画素 $PIX(i,j)$ を駆動させてもよい。また、プログレッシブ信号が変調駆動処理部に入力され、1フレーム期間が1垂直同期期間の場合には、上記期間 T_2 を設けず、階調遷移を強調した電圧 $V_1(i,j,k)$ を印加し続けてもよい。この場合は、期間 T_2 を設けて、画素 $PIX(i,j)$ を駆動する場合よりも、回

路構成を簡略化できるので、駆動の簡略化が求められる場合には、最も効果が大
きい。

【0192】

なお、上記各実施形態では、マトリクス型の画像表示装置（1）を例にして説
明したが、ライン型の画像表示装置であってもよいし、1つの表示素子を駆動す
る表示装置にも適用できる。ただし、ライン型やマトリクス型（特にマトリクス
型）の場合は、フレームメモリに必要な容量が大きくなりがちであり、白光りを
防止して表示品質を向上できたとしても、前々回の映像データも記憶することは
現実的ではない。したがって、ライン型やマトリクス型（特にマトリクス型）の
場合、上記各実施形態のように、余り回路規模を増大させることなく、表示品質
を向上可能な駆動方法を適用すると、特に効果が大い。

【0193】

また、上記各実施形態では、変調駆動処理部を構成する各部材がハードウェア
のみで実現されている場合を例にして説明したが、これに限るものではない。各
部材の全部または一部を、上述した機能を実現するためのプログラムと、そのプ
ログラムを実行するハードウェア（コンピュータ）との組み合わせで実現しても
よい。一例として、画像表示装置1に接続されたコンピュータが、画像表示装置
1を駆動する際に使用されるデバイスドライバとして、変調駆動処理部（11～
11n）を、実現してもよい。また、画像表示装置1に内蔵あるいは外付けされ
る変換基板として、変調駆動処理部が実現され、ファームウェアなどのプログラ
ムの書き換えによって、当該変調駆動処理部を実現する回路の動作を変更できる
場合には、当該ソフトウェアを配布して、当該回路の動作を変更することによ
って、当該回路を、上記各実施形態の変調駆動処理部として動作させてもよい。

【0194】

これらの場合は、上述した機能を実行可能なハードウェアが用意されていれば
、当該ハードウェアに、上記プログラムを実行させるだけで、上記各実施形態に
係る変調駆動処理部を実現できる。

【0195】

【発明の効果】

本発明に係る表示装置の駆動方法は、以上のように、今回の駆動信号を示すデータを次回まで記憶する記憶工程と、上記記憶工程で記憶した前回のデータと、今回の駆動信号を示すデータとに基づいて、前回から今回への階調遷移を強調するように、今回の駆動信号を変調する変調工程を有する表示装置の駆動方法において、上記今回のデータと、上記前回のデータとを比較し、その比較結果を次回まで記憶する比較結果記憶工程と、前回の比較結果記憶工程で記憶された比較結果を参照して、上記変調工程における変調の程度を調整する調整工程とを備えている構成である。

【 0 1 9 6 】

当該構成では、前々回から前回への階調遷移に関連する情報として、前々回のデータと前回のデータとの比較結果が記憶され、当該比較結果を参照して、今回の変調工程における変調の程度を調整するので、通常処理すると、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整でき、表示品位を向上可能な表示装置を比較的小規模な回路で実現できるという効果を奏する。

【 0 1 9 7 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記比較結果記憶工程では、上記比較結果として、上記前回および今回のデータに基づいて、前回から今回への階調遷移が不十分であると判断されるときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【 0 1 9 8 】

上記構成では、上記前々回から前回への階調遷移が不十分であると判断されるときに、前回の比較結果記憶工程において、特別処理を指示するフラグ情報が記憶されるので、今回の変調工程において、階調遷移を強調する変調の程度を弱める特別処理を行うことができる。したがって、前々回から前回における、一方方向への階調遷移が不十分な場合であっても、以下の不具合、すなわち、今回の変調工程において、通常程度に階調遷移を強調した結果、前回から今回における他方方向への階調遷移を強調し過ぎるという不具合の発生を防止できるという効果

を奏する。

【0199】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低いときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【0200】

それゆえ、前々回から前回への階調遷移が不十分になりやすい状況のときに、今回の調整工程では、変調工程における変調の程度を弱めることができる。この結果、今回の変調工程において、駆動信号のレベルが低い状態から高い状態への階調遷移を強調しようとして、強調し過ぎるという不具合の発生を防止でき、表示装置の表示品位を向上できるという効果を奏する。

【0201】

本発明に係る表示装置の駆動方法は、以上のように、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、今回のデータが示す駆動信号のレベルが予め定められた値以下のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【0202】

当該構成では、前回の駆動信号のレベルが予め定められた値より大きく、前々回から前回への階調遷移が、駆動信号のレベルが高い状態から低い状態への階調遷移であったとしても、十分に階調遷移できていることが見込まれる場合には、特別処理が行われず、したがって、上記強調し過ぎの不具合の発生を防止できるにも拘わらず、十分に階調遷移できている場合に特別処理を行ったときに、表示装置の応答速度が不足するという不具合の発生を防止でき、表示装置の表示品位を向上できるという効果を奏する。

【0203】

本発明に係る表示装置の駆動方法は、以上のように、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、両者の差分が予め定められた値以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【 0 2 0 4 】

当該構成では、上記両者の差分が予め定められた値よりも小さく、前々回から前回への階調遷移が、駆動信号のレベルが高い状態から低い状態への階調遷移であったとしても、十分に階調遷移できていることが見込まれる場合には、特別処理が行われない。したがって、上記強調し過ぎの不具合の発生を防止できるにも拘わらず、十分に階調遷移できている場合に特別処理を行ったときに、表示装置の応答速度が不足するという不具合の発生を防止でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 0 5 】

また、上記両者の差分が予め定められた値よりも小さい場合にも特別処理を行うと、実質的には静止画が表示とみなすことができる場合に表示ムラが発生してしまうが、上述の構成では、上記両者の差分が予め定められた値よりも小さい場合には、特別処理が行われないので、当該表示ムラの発生を防止できるという効果を併せて奏する。

【 0 2 0 6 】

本発明に係る表示装置の駆動方法は、以上のように、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、両者の差分が表示画像の一部または全部の平均輝度レベルの略定数倍以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【 0 2 0 7 】

当該構成では、特別処理が行われる場合と行われない場合との比率が、表示画像の一部または全部の平均輝度レベルに応じて設定されるので、特別処理で駆動

される画素が占める表示面積を、表示装置の表示画面の面積に対して、予め定められた比率以下に抑えることができる。この結果、以下の不具合、すなわち、特別処理によって階調遷移の強調が抑えられたため、画素の応答速度が低下するという不具合を、使用者に認識させることなく、特別処理によって、上記強調し過ぎの不具合の発生を防止でき、表示装置の表示品質を向上できるという効果を奏する。

【 0 2 0 8 】

本発明に係る表示装置の駆動方法は、以上のように、上記比較結果記憶工程に代えて、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低く、しかも、今回のデータと、前回のデータの予め定められた係数倍との差が予め定められたレベル以上のときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【 0 2 0 9 】

当該構成では、前回の駆動信号のレベルよりも今回の駆動信号のレベルの方が低い画素であっても、特別処理を指示するフラグ情報が格納される画素と、されない画素とが存在するが、前回のデータがより低いレベルの駆動信号を示し、前々回から前回への階調遷移が不十分である可能性が高い画素程、特別処理が行われる可能性が高い。したがって、上述した不具合、すなわち、特別処理の頻発によって画素の応答速度が低下するという不具合を、使用者に認識させることなく、上記強調し過ぎの不具合の発生を効率的に防止でき、表示装置の表示品質を向上できるという効果を奏する。

【 0 2 1 0 】

本発明に係る表示装置の駆動方法は、以上のように、上記各構成に加えて、上記調整工程では、上記特別処理が指示されたとき、前回から今回への階調遷移を強調するための変調を、今回の駆動信号に対して行わないように、上記変調工程における変調の程度を調整する構成である。

【 0 2 1 1 】

当該構成では、上記特別処理が指示されたとき、前回から今回への階調遷移を

強調するための変調を、今回の駆動信号に対して行わないので、階調遷移を強調し過ぎる不具合の発生を小規模の回路で確実に防止できるという効果を奏する。

【 0 2 1 2 】

本発明に係る表示装置の駆動方法は、以上のように、上記調整工程に代えて、上記調整工程では、上記特別処理が指示されたとき、今回の駆動信号が、前回から今回への階調遷移を強調するための変調を今回の駆動信号に対して行わない場合の駆動信号と、調整しない場合の駆動信号とを平均した駆動信号になるように、上記変調工程における変調の程度を調整する構成である。

【 0 2 1 3 】

当該構成では、特別処理が指示された場合、上記両駆動信号を平均した駆動信号になる。したがって、より大きく変調され、階調遷移を強調し過ぎたときに、階調レベルの行き過ぎ量がより大きい場合ほど、より多量に階調遷移が抑制され、階調遷移の強調し過ぎを抑えることができる。この結果、特別処理の場合であっても、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 1 4 】

本発明に係る表示装置の駆動方法は、以上のように、上記調整工程に代えて、上記調整工程では、上記特別処理が指示されたとき、今回の駆動信号が、前回から今回への階調遷移を強調するための変調を今回の駆動信号に対して行わない場合の駆動信号と調整しない場合の駆動信号とを、予め定められる比率で内分した駆動信号になるように、上記変調工程における変調の程度を調整する構成である。

【 0 2 1 5 】

当該構成では、上記両駆動信号を内分した駆動信号になるので、より大きく変調され、階調遷移を強調し過ぎたときに、階調レベルの行き過ぎ量がより大きい場合ほど、より多量に階調遷移が抑制され、階調遷移の強調し過ぎを抑えることができる。この結果、特別処理の場合であっても、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 1 6 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記内分時の比率を温度に応じて調整する補正工程を備えている構成である。当該構成では、内分時の比率が温度に応じて調整されるので、表示装置の温度が変化しても、特別処理の際、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 1 7 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記補正工程は、温度を示す各温度情報にそれぞれ対応する比率が予め格納されたルックアップテーブルを参照して、温度に応じた比率を取得する工程を含んでいる構成である。

【 0 2 1 8 】

当該構成では、ルックアップテーブルを参照して、温度に応じた内分比率が取得されるので、温度と内分比率との関係を、少ない演算量で算出可能な式では高精度に近似できない場合であっても、小規模の回路で、適切な内分比率を取得できるという効果を奏する。

【 0 2 1 9 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記変調工程は、前回のデータと今回のデータとの各組み合わせにそれぞれ対応し、今回の駆動信号を変調するための変調情報が予め格納されたルックアップテーブルを参照して、今回の駆動信号を変調する参照工程を含み、上記調整工程に代えて、上記調整工程は、上記特別処理が指示されているか否かに応じて、上記参照工程で参照されるルックアップテーブルを切り換える工程を含んでいる構成である。

【 0 2 2 0 】

当該構成では、ルックアップテーブルの切り換えによって、特別処理と通常処理とが切り換えられるので、特別処理における変調情報を、少ない演算量で算出可能な式で算出できない場合であっても、小規模の回路で、特別処理における変

調情報を取得できるという効果を奏する。

【 0 2 2 1 】

本発明に係る表示装置の駆動方法は、以上のように、上記各構成に加えて、上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、前回のデータおよび今回のデータの組み合わせが予め定められた組み合わせであるときに、上記特別処理を行う構成である。

【 0 2 2 2 】

当該構成では、前回の比較結果記憶工程にて、特別処理を指示するフラグ情報が記憶された場合であっても、前回のデータおよび今回のデータの組み合わせが予め定められた組み合わせではなく、階調遷移の強調し過ぎを発生させる可能性が少ない組み合わせの場合に、通常処理を実施させることができる。この結果、当該場合における表示装置の応答速度を向上でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 2 3 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記調整工程は、前回のデータおよび今回のデータの各組み合わせにそれぞれ対応し、当該組み合わせが上記予め定められた組み合わせか否かを判定するための情報が予め格納されたルックアップテーブルを参照して、前回のデータおよび今回のデータの組み合わせが上記予め定められた組み合わせであるかを判定する工程を含んでいる構成である。

【 0 2 2 4 】

当該構成では、ルックアップテーブルを参照して、前回のデータおよび今回のデータの組み合わせが上記予め定められた組み合わせであるか否かを判定している。したがって、少ない演算量で算出可能な式では高精度に判定できない場合であっても、小規模の回路で判定できるという効果を奏する。

【 0 2 2 5 】

本発明に係る表示装置の駆動方法は、以上のように、上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が低いときに、上記特

別処理を行う構成である。

【 0 2 2 6 】

当該構成では、前々回から前回への階調遷移が駆動信号のレベルが高い状態から低い状態への階調遷移であり、前回から今回への階調遷移が、それとは逆方向の場合に、特別処理を行って、前回から今回への階調遷移を強調する程度を弱めることができる。前々回から前回への階調遷移が不十分で、しかも、今回の駆動信号を通常程度に変調すると、階調遷移を強調し過ぎる場合に、特別処理を実施できる。この結果、階調遷移の強調し過ぎを防止でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 2 7 】

本発明に係る表示装置の駆動方法は、以上のように、上記調整工程に代えて、上記調整工程は、上記フラグ情報が特別処理を指示し、しかも、前回のデータが示す駆動信号のレベルが予め定められたレベル以下のときに、上記特別処理を行う構成である。

【 0 2 2 8 】

当該構成では、前々回から前回への階調遷移が駆動信号のレベルが高い状態から低い状態への階調遷移であっても、前回のデータが示す駆動信号のレベルが予め定められたレベルよりも大きい場合、すなわち、前々回から前回への階調遷移が十分と見込まれる場合には、通常処理が行われるので、階調遷移の強調し過ぎを防止し、表示装置の表示品位を向上できるにも拘わらず、強調処理の頻発による表示装置の応答速度低下を防止できるという効果を奏する。

【 0 2 2 9 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記調整工程では、上記特別処理として、変調の程度を弱める度合いが互いに異なる複数段階の特別処理を実施可能であり、上記フラグ情報は、複数ビットから構成されていると共に、上記比較結果記憶工程は、特別処理を指示するフラグ情報を記憶する場合、いずれの段階の特別処理を行うかを示すフラグ情報を記憶する構成である。

【 0 2 3 0 】

当該構成では、複数段階の特別処理を選択できるので、特別処理する場合であっても、前々回から前回への階調遷移に応じた適切な段階で、前回から今回への階調遷移を強調できる。したがって、特別処理の場合であっても、階調遷移の強調し過ぎが発生しない範囲で、階調遷移を強調して応答速度を向上でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 3 1 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、表示画像が静止画か否かを判定する静止画判定工程を含み、上記比較結果記憶工程は、前回の比較結果記憶工程で、いずれかの段階の特別処理を指示するフラグ情報が記憶されていた場合、今回の比較結果として、当該段階よりも階調遷移強調の程度が強い段階のフラグ情報を記憶する構成である。

【 0 2 3 2 】

上記構成では、第 1 の階調遷移と、その後の第 2 の階調遷移とが、その間に静止画状態が無ければ、両者の組み合わせが特別処理すべき階調遷移だった場合、静止画状態が無い場合よりは、弱い段階、すなわち、階調遷移強調の程度が強い段階ではあるが、特別処理が実施される。したがって、上記第 1 の階調遷移が大幅に不十分な程度に応答速度の遅い表示装置に静止画を表示する場合であっても、階調遷移の強調し過ぎを防止でき、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 3 3 】

本発明に係る表示装置の駆動方法は、以上のように、上記比較結果記憶工程では、上記比較結果として、上記前回のデータが示す駆動信号のレベルよりも、上記今回のデータが示す駆動信号のレベルの方が高く、しかも、当該両データに基づいて、前回から今回への階調遷移が不十分であると判断されるときに、上記調整工程にて変調の程度を弱める特別処理を指示するフラグ情報を記憶する構成である。

【 0 2 3 4 】

当該構成では、前々回から前回への階調遷移が、駆動信号のレベルが大きくなる階調遷移であり、しかも、階調遷移が不十分と判断される場合に、特別処理が

実施されるので、前回から今回への階調遷移が当該階調遷移とは逆方向の階調遷移であったとしても、階調遷移を強調し過ぎることがなく、表示装置の表示品位を向上できるという効果を奏する。

【 0 2 3 5 】

本発明に係る表示装置の駆動方法は、以上のように、上記構成に加えて、上記表示装置は、表示素子として、垂直配向モードかつノーマリブラックモードの液晶表示素子を含んでいる構成である。

【 0 2 3 6 】

ここで、垂直配向モードかつノーマリブラックモードの液晶表示素子は、駆動信号レベルを小さくする階調遷移の場合に階調遷移が不十分になりやすいので、上記各構成に好適に適用できる。

【 0 2 3 7 】

本発明に係る表示装置は、以上のように、今回の駆動信号を示すデータを次回まで記憶する記憶手段と、上記記憶手段が記憶した前回のデータと、今回の駆動信号を示すデータとに基づいて、前回から今回への階調遷移を強調するように、今回の駆動信号を変調する変調手段とを有する表示装置において、上記今回のデータと、上記前回のデータとを比較し、その比較結果を次回まで記憶する比較結果記憶手段と、上記比較結果記憶手段に記憶された前回の比較結果を参照して、上記変調手段による変調の程度を調整する調整手段とを備えている構成である。

【 0 2 3 8 】

当該構成の表示装置は、上述した表示装置の駆動方法で駆動できる。したがって、上記表示装置の駆動方法と同様に、通常の程度に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整でき、表示品位を向上可能な表示装置を比較的小規模な回路で実現できるという効果を奏する。

【 0 2 3 9 】

また、本発明に係るプログラムは、以上のように、上記各工程をコンピュータに実行させるプログラムである。したがって、当該プログラムがコンピューターで実行されると、当該コンピュータは、表示装置を上記駆動方法で駆動できる。この

結果、上記表示装置の駆動方法と同様に、通常の程度に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、当該状況に応じた程度に変調の程度を調整でき、比較的小規模な回路で、表示品位を向上できるという効果を奏する。

【図面の簡単な説明】

【図 1】

本発明の実施形態を示すものであり、変調駆動処理部の要部構成を示すブロック図である。

【図 2】

上記変調駆動処理部を有する画像表示装置全体の要部構成を示すブロック図である。

【図 3】

上記画像表示装置に設けられた画素の構成例を示す回路図である。

【図 4】

上記変調駆動処理部の動作を示すものであり、ディケイの階調遷移の通常処理において、画素に印加される電圧レベルおよび輝度レベルを示すタイミングチャートである。

【図 5】

上記変調駆動処理部の動作を示すものであり、ライズの階調遷移の通常処理において、画素に印加される電圧レベルおよび輝度レベルを示すタイミングチャートである。

【図 6】

上記変調駆動処理部の動作を示すものであり、特別処理において、画素に印加される電圧レベルおよび輝度レベルを示すタイミングチャートである。

【図 7】

本発明の他の実施形態を示すものであり、変調駆動処理部の要部構成を示すブロック図である。

【図 8】

上記変調駆動処理部の動作を示すものであり、特別処理において、画素に印加

される電圧レベルを示すタイミングチャートである。

【図 9】

本発明のさらに他の実施形態を示すものであり、特別処理において、画素に印加される電圧レベルを示すタイミングチャートである。

【図 1 0】

本発明のまた別の実施形態を示すものであり、変調駆動処理部の要部構成を示すブロック図である。

【図 1 1】

本発明の別の実施形態を示すものであり、変調駆動処理部の要部構成を示すブロック図である。

【図 1 2】

従来技術を示すものであり、前々回から今回への階調遷移がディケイ→ライズの場合の実際の輝度レベルを示すタイミングチャートである。

【図 1 3】

従来技術を示すものであり、前々回から今回への階調遷移がライズ→ディケイの場合の実際の輝度レベルを示すタイミングチャートである。

【図 1 4】

従来技術を示すものであり、前々回から今回への階調遷移がディケイ→ディケイの場合の実際の輝度レベルを示すタイミングチャートである。

【図 1 5】

従来技術を示すものであり、前々回から今回への階調遷移がディケイ→ディケイの場合の実際の輝度レベルを示すタイミングチャートである。

【符号の説明】

1	画像表示装置（表示装置）
2 1	フレームメモリ（記憶手段）
2 2	通常変調処理部（変調手段）
2 3 ・ 2 3 f ・ 2 3 g ・ 2 3 h	特別処理部（調整手段）
2 4 ・ 2 4 k	出力信号生成回路（調整手段）
2 5 ・ 2 5 a ～ 2 5 n	フラグ生成回路（比較結果記憶手段）

2 6 ・ 2 6 k

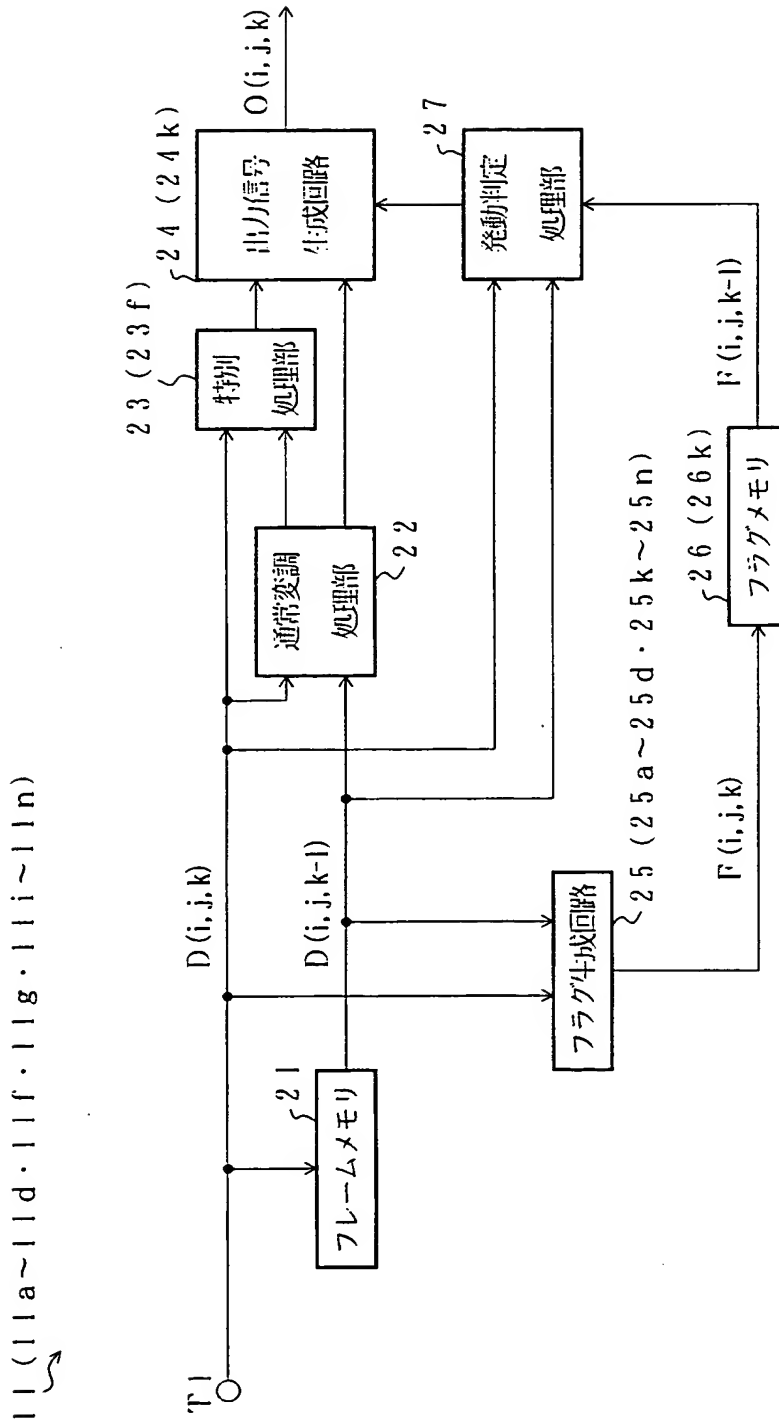
フラグメモリ（比較結果記憶手段）

2 7

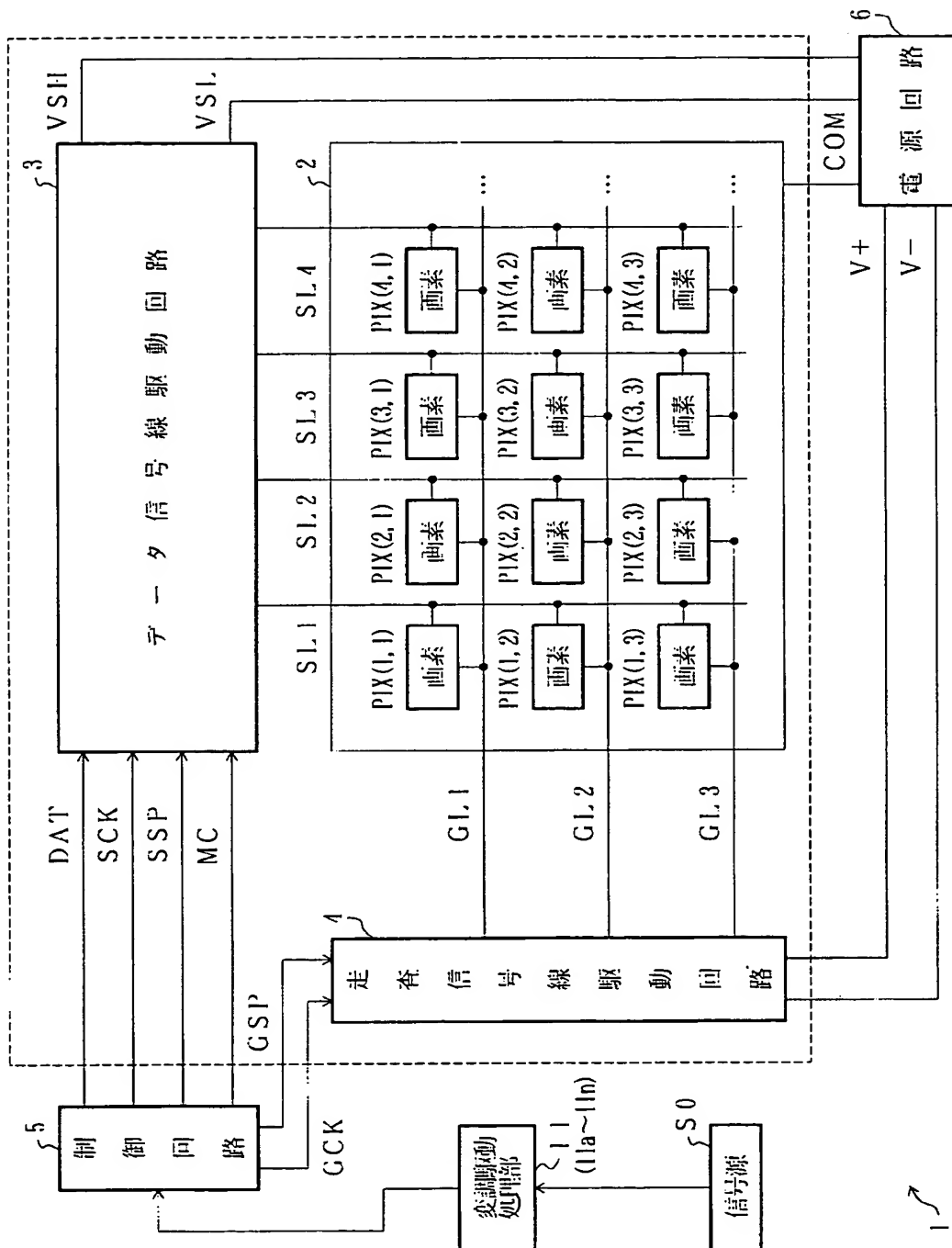
発動判定処理部（調整手段）

【書類名】 図面

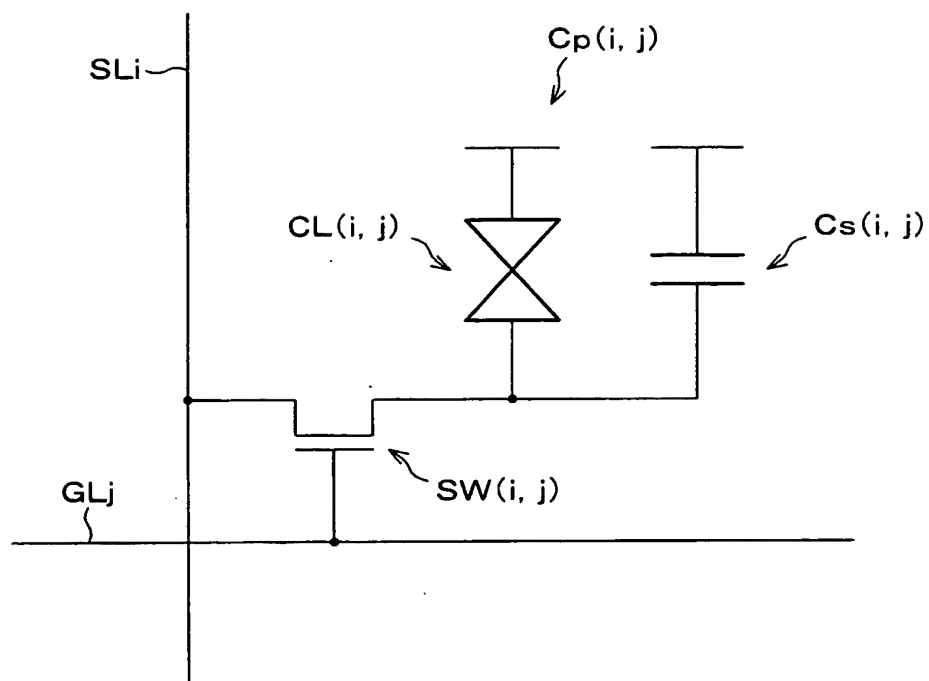
【図 1】



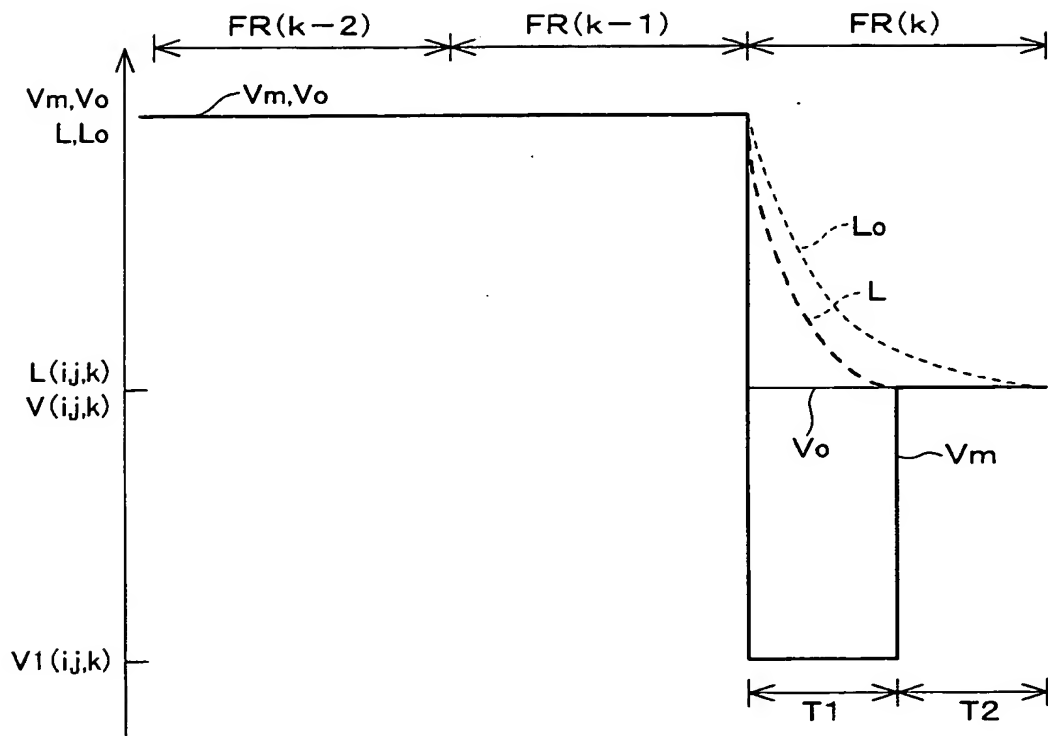
【図 2】



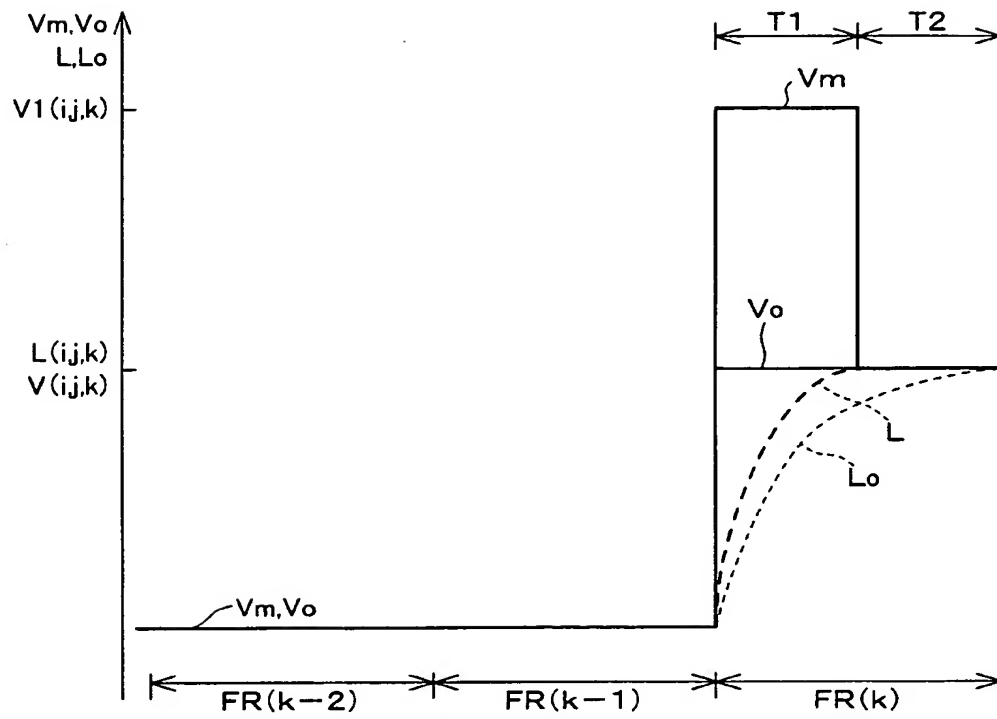
【図 3】



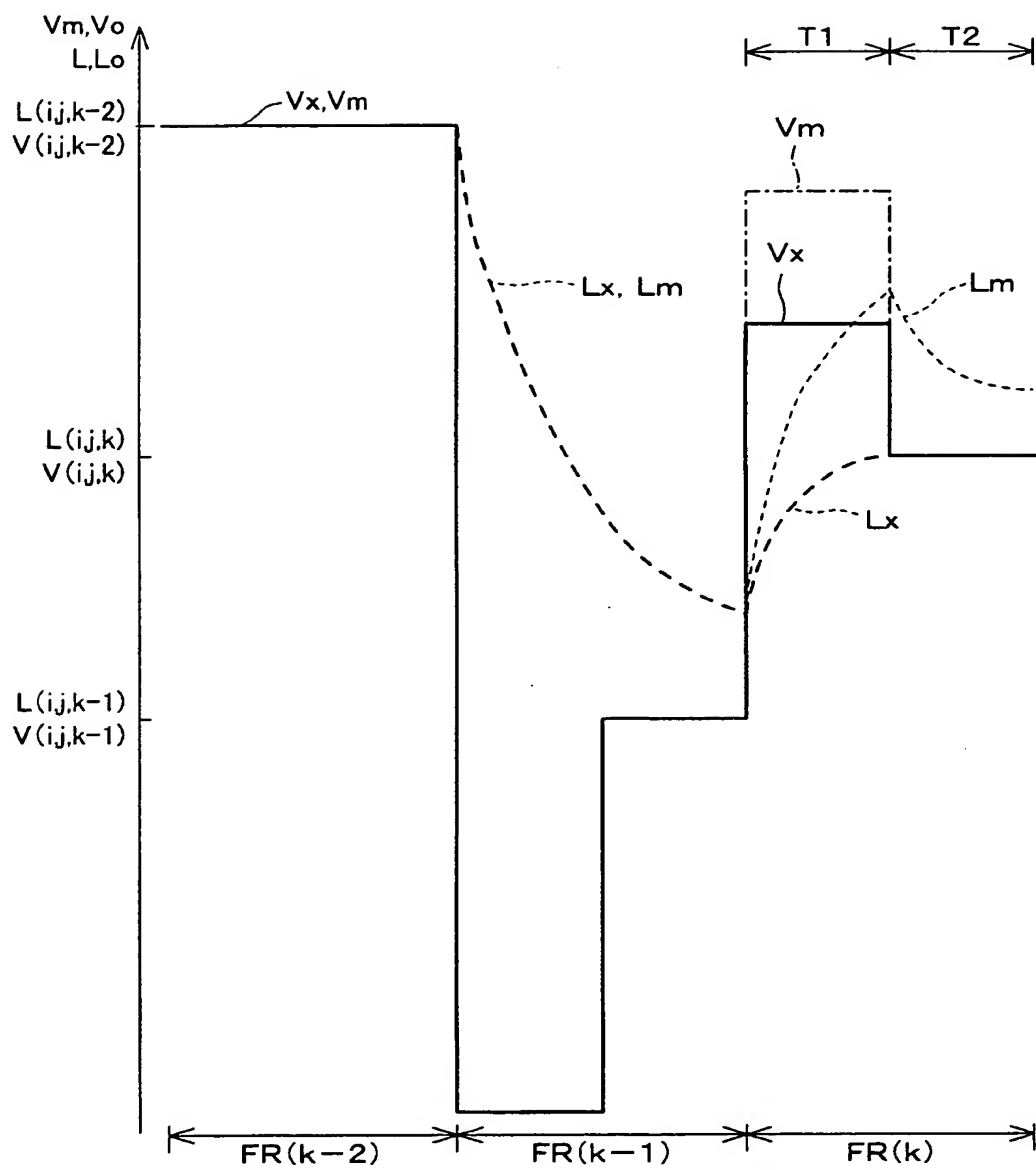
【図 4】



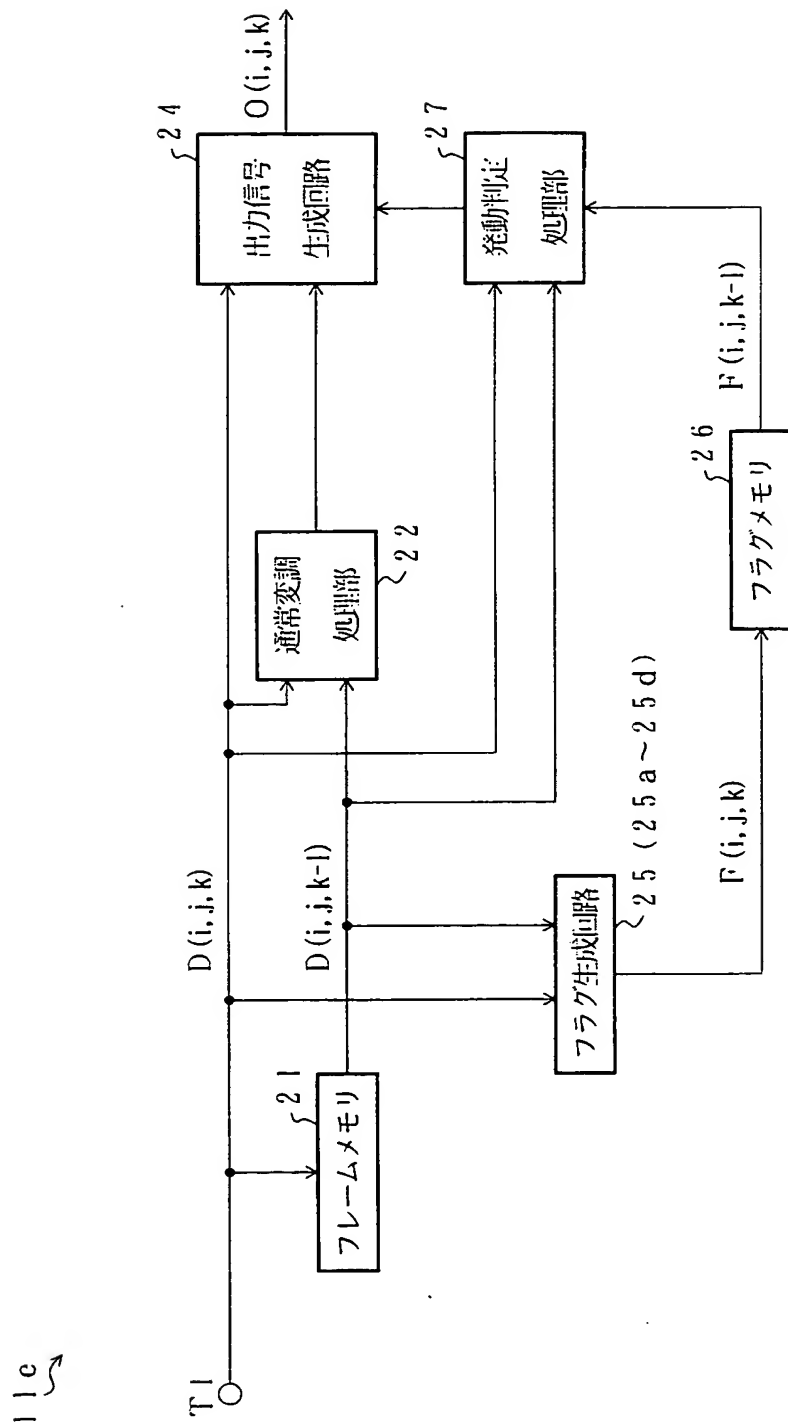
【図 5】



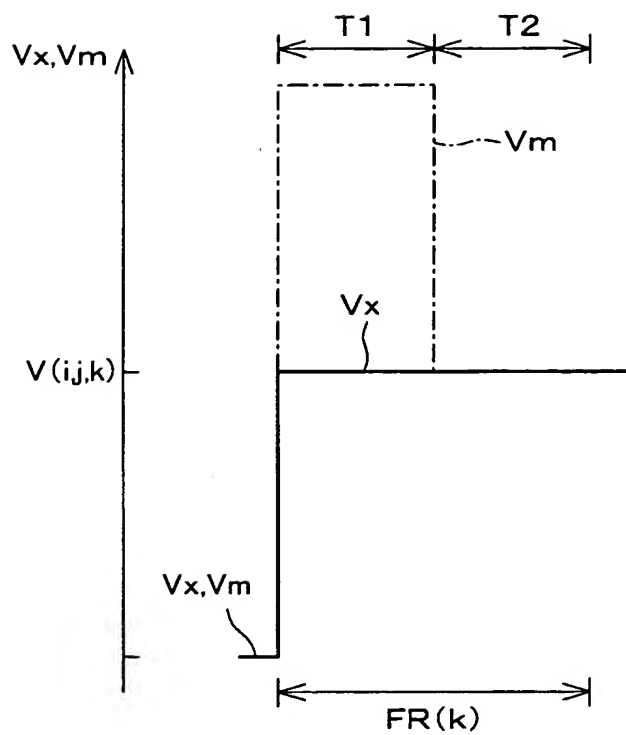
【図 6】



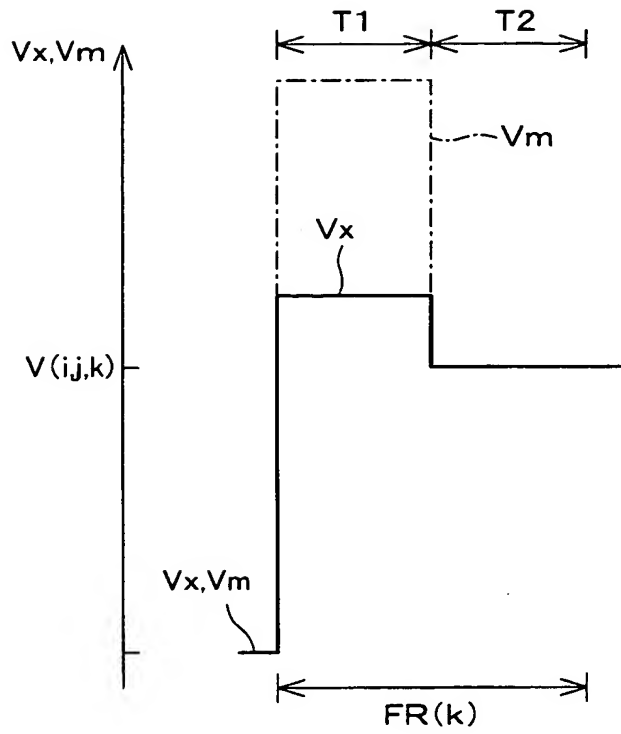
【図 7】



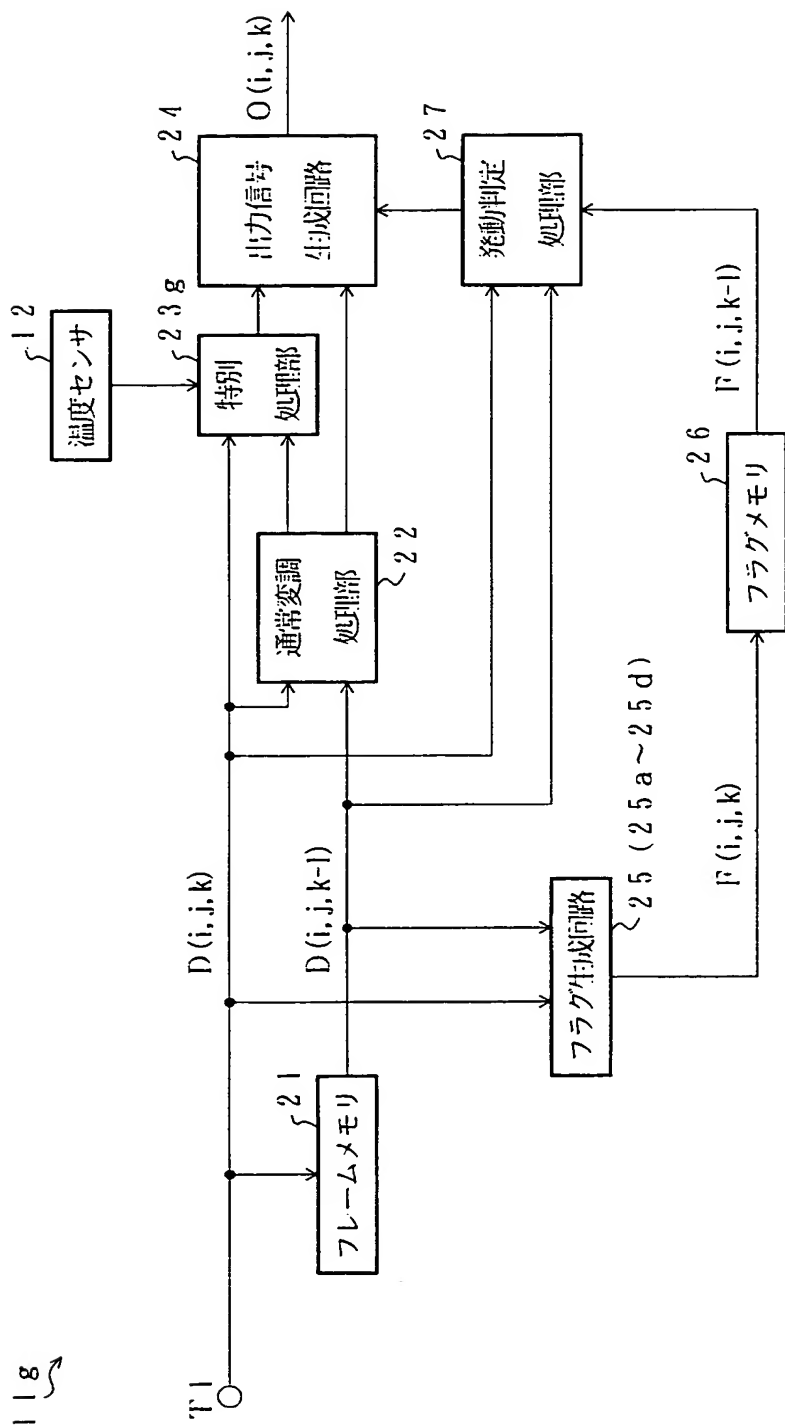
【図 8】



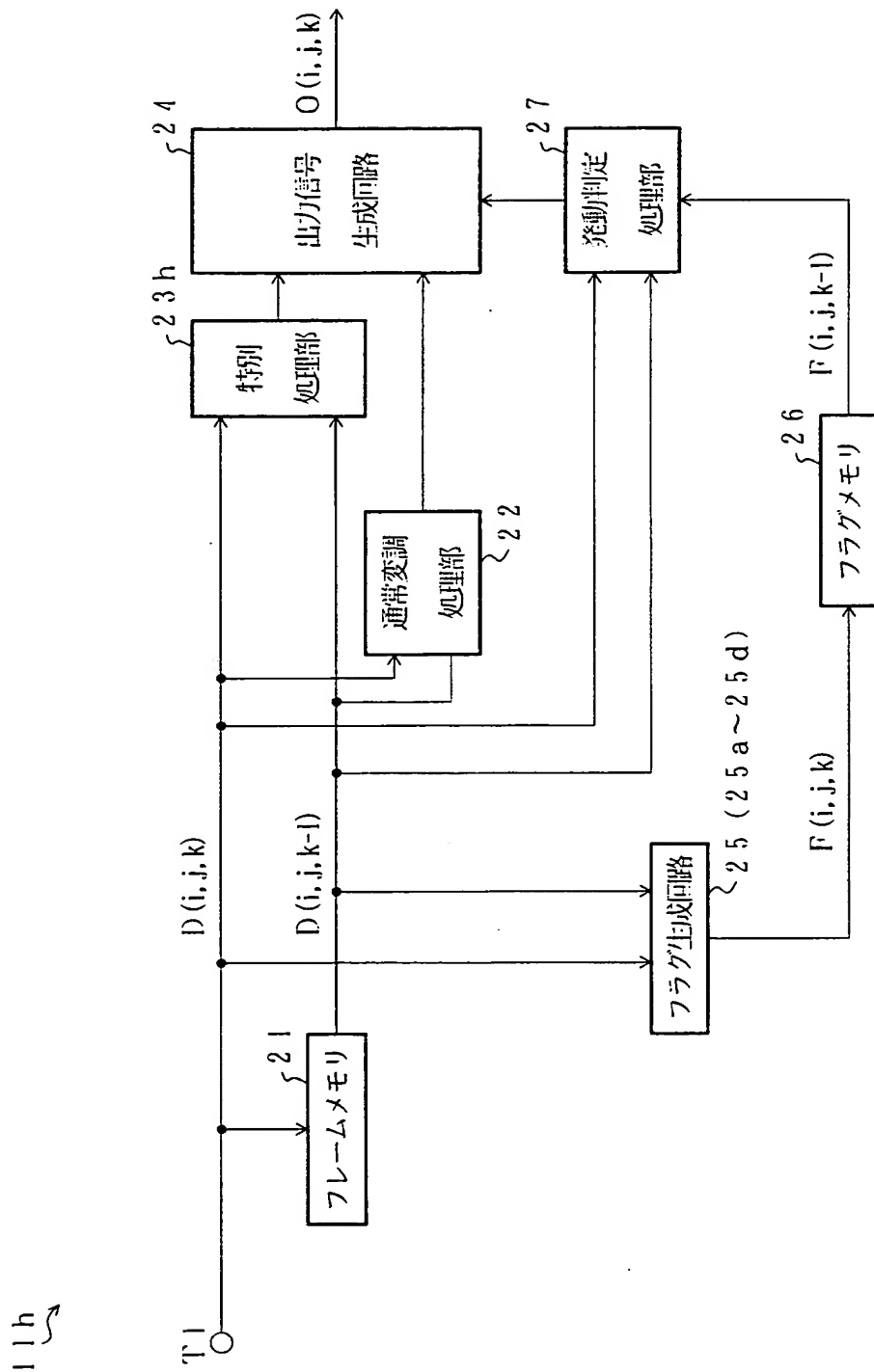
【図 9】



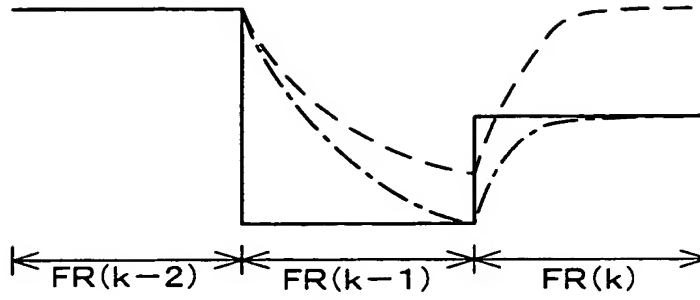
【図 1 0】



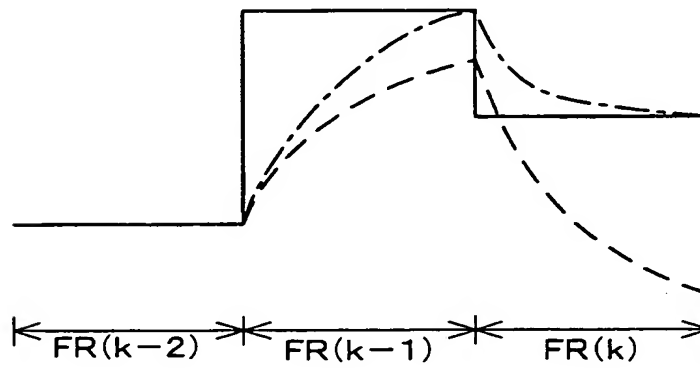
【図 1 1】



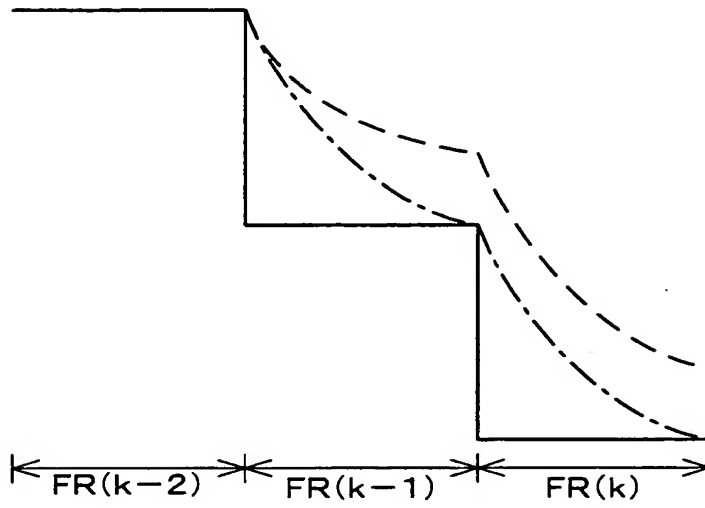
【図 1 2】



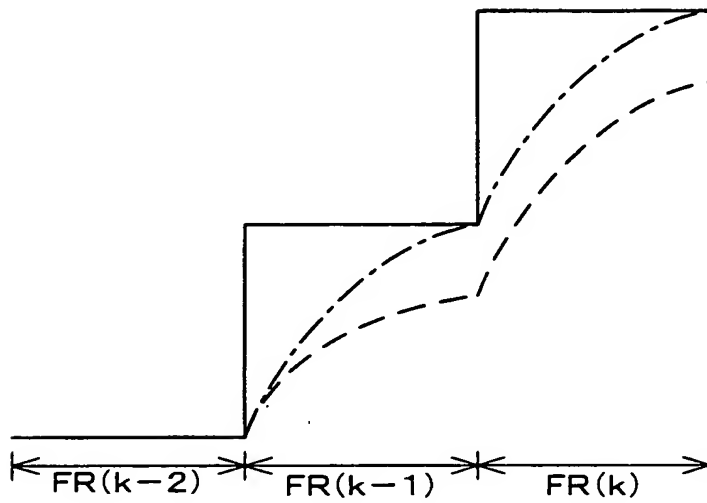
【図 1 3】



【図 1 4】



【図 1 5】



【書類名】 要約書

【要約】

【課題】 階調遷移が十分であった場合に適切に設定された程度に駆動信号を変調すると、表示装置を適切に駆動できない状況であっても、表示品位を向上可能な表示装置を比較的小規模な回路で実現する。

【解決手段】 フラグ生成回路 2 5 は、前フレーム F R の映像データ $D(i, j, k-1)$ と現フレームの映像データ $D(i, j, k)$ とを比較し、階調遷移がディケイであれば、フラグメモリ 2 6 に、現フレームのフラグとして真の値を格納する。発動判定処理部 2 7 は、前フレームにおいて、フラグメモリ 2 6 に真の値が格納され、かつ、現フレームへの階調遷移がライズの場合に、特別処理を指示する。特別処理が指示されると、出力信号生成回路 2 4 は、通常変調処理部 2 2 が出力するデータに基づいて画素を駆動するよりも、階調遷移を階調遷移を強調するための変調の度合いを少なくさせる信号 $O(i, j, k)$ を出力する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 0 4 9]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
氏 名	シャープ株式会社